UNIVERSITÉ DU QUÉBEC

MÉMOIRE PRÉSENTÉ À L'UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

COMME EXIGENCE PARTIELLE DE LA MAITRISE EN ELECTRONIQUE INDUSTRIELLE

PAR

MOHAMED SMYEJ

CONCEPTION D'UN CORRECTEUR PAR LOGIQUE FLOUE POUR UN CONVERTISSEUR CC/CC

Août 2000

Université du Québec à Trois-Rivières

Service de la bibliothèque

<u>Avertissement</u>

L'auteur de ce mémoire ou de cette thèse a autorisé l'Université du Québec à Trois-Rivières à diffuser, à des fins non lucratives, une copie de son mémoire ou de sa thèse.

Cette diffusion n'entraîne pas une renonciation de la part de l'auteur à ses droits de propriété intellectuelle, incluant le droit d'auteur, sur ce mémoire ou cette thèse. Notamment, la reproduction ou la publication de la totalité ou d'une partie importante de ce mémoire ou de cette thèse requiert son autorisation. À mon père Mohamed et à ma mère Fatima zohra À ma sœur Meriem À mes frères Abdelilah, Saad et Youssef À ma tante Zakia et à son mari Rachid À mon ami de toujours Rachid À toutes mes tantes et oncles À toute ma grande famille À titre de reconnaissance, d'amour et d'affection.

i

RÉSUMÉ

La conception des régulateurs de tension ou de courant des convertisseurs courant-continu/courant-continu (cc/cc) n'est pas une tâche facile pour les électroniciens à cause de la présence de fortes non-linéarités. Il faudrait donc commencer par linéariser le système pour arriver au modèle petit signal et enfin déduire les fonctions de transfert. À partir de ces fonctions de transfert, la boucle de régulation peut être conçue. La linéarisation du système est une procédure complexe et très longue où des méthodes bien connues telles que l'espace d'état moyenné ou l'injection de courant sont utilisées. Les modèles ainsi obtenus ne sont pas versatiles et il suffit tout simplement de passer du mode de fonctionnement continu au mode de fonctionnement discontinu pour que le modèle change complètement.

L'objectif de ce travail de recherche est de mettre au point un régulateur de tension et de courant par logique floue pour un convertisseur courantcontinu/courant-continu (hacheur). Le développement du régulateur se fera à l'aide de la boîte d'outils "FUZZY LOGIC" et de MATLAB. Les essais expérimentaux se feront sur un hacheur abaisseur et la commande par logique floue sera réalisée à l'aide d'un circuit basé sur une table pré-calculée des fonctions d'appartenance.

REMERCIEMENTS

Ce travail a été effectué au sein du laboratoire d'électronique de puissance à l'Université du Québec à Trois-Rivières, dirigé par le professeur Ahmed CHÉRITI.

Je désire, avant tout, exprimer ma profonde reconnaissance envers mon Directeur de recherche Ahmed CHÉRITI qui m'a proposé l'élaboration de ce projet et m'a fait l'honneur d'en être l'encadrant.

Je tiens à lui témoigner toute ma gratitude pour l'aide efficace et précieuse qu'il m'a apportée et par la même occasion je rends hommage à sa rigueur scientifique et technique, à son dévouement et à la patience dont il a fait preuve à mon égard.

Je remercie mon grand ami Younés El Bittioui pour les longues journées que nous avons passées ensemble à échanger nos idées. Ses suggestions et ses critiques m'ont beaucoup aidé à franchir tant de difficultés.

Ma profonde gratitude va à ma grande famille au Maroc et particulièrement à ma tante Zakia qui a su me soutenir sans faille et respecter mes choix.

Je remercie tous mes amis de Trois-Rivières dont ma mémoire n'a pas pu restituer le nom.

TABLE DES MATIÈRES

RÉSUMÉ	ii
REMERCIEMENT	iii
TABLE DES MATIÈRES	iv
LISTE DES FIGURES	vii
LISTE DES SYMBOLES	xi
INTRODUCTION	1
Chapitre 1 Modèle de simulation du convertisseur	3
1.1 Introduction	3
1.2 Commande MLI des convertisseurs CC/CC	4
1.3 Principe de fonctionnement du hacheur abaisseur (Buck)	5
1.3.1 Mode de conduction continue	6
1.3.2 Mode de conduction discontinue	8
1.4 Modèle de simulation du hacheur abaisseur (Buck)	9
1.5 Conclusion	10
1.5 Conclusion Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC	10 12
 1.5 Conclusion	10 12 12
 1.5 Conclusion	10 12 12 13
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 	10 12 12 13 13
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 2.3.1 Mise en équations. 	10 12 12 13 13 14
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 2.3.1 Mise en équations. 2.3.2 Modèle équivalent moyen. 	10 12 12 13 13 14 14
 1.5 Conclusion	10 12 12 13 13 14 14
 1.5 Conclusion	10 12 12 13 13 14 14 16 17
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 2.3.1 Mise en équations. 2.3.2 Modèle équivalent moyen. 2.3.3 Exploitation de la méthode. 2.4 Méthode des générateurs équivalents moyens. 2.5 Conclusion. 	10 12 12 13 13 14 14 14 16 17 18
 1.5 Conclusion	10 12 12 13 13 14 14 16 17 18 19
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 2.3.1 Mise en équations. 2.3.2 Modèle équivalent moyen. 2.3.3 Exploitation de la méthode. 2.4 Méthode des générateurs équivalents moyens. 2.5 Conclusion. Chapitre 3 Fondements théoriques de la logique floue. 3.1 Introduction. 	10 12 12 13 13 14 14 16 17 18 19 19
 1.5 Conclusion. Chapitre 2 Méthodes classiques de modélisation des convertisseurs CC/CC. 2.1 Introduction. 2.2 Classification des convertisseurs. 2.3 Méthode des schémas équivalents moyens. 2.3.1 Mise en équations. 2.3.2 Modèle équivalent moyen. 2.3.3 Exploitation de la méthode. 2.4 Méthode des générateurs équivalents moyens. 2.5 Conclusion. Chapitre 3 Fondements théoriques de la logique floue. 3.1 Introduction. 3.1.1 Généralités. 	10 12 12 13 13 14 14 16 17 18 19 19 19

	Réglage et commande par logique floue dans les procédés	22
3.2 Ba	industriers	22
321	Introduction	23
322	Variables linguistiques	$\frac{23}{24}$
3.2.3	Définition des variables linguistiques par des fonctions	21
0.2.0	d'appartenance	26
3.2.4	Déductions floues (inférences)	29
3.2.5	Opérateurs de la logique floue	35
3.3 Co	nclusion	45
Chapit	tre 4 Réglage et commande par logique floue	46
4.1 Int	roduction	46
4.2 Ré	glage classique	47
4.2.1	Structure d'un réglage avec régulateur classique	47
4.2.2	Fonction de transfert d'un régulateur classique	47
4.2.3	Procédure de conception d'un réglage classique	48
4.2.4	Propriétés du réglage classique	49
4.3 Ré	glage par logique floue	50
4.3.1	Structure d'un réglage par logique floue	50
4.3.2	Configuration interne d'un régulateur par logique floue	50
4.3.3	Procédure de conception d'un réglage par logique floue	52
4.3.4	Propriétés du réglage par logique floue	53
4.4 Fu	zzification	54
4.5 Inf	érence	56
4.5.1	Traitement numérique des inférences	57
4.5.2	Méthode d'inférence max-min	58
4.6 Dé	fuzzification	59
4.6.1	Défuzzification par centre de gravité	60
4.6.2	Défuzzification par valeur maximum	61
4.7 Cor	nclusion	63
Chapit	re 5 Conception du régulateur par logique floue pour le	
	convertisseur CC/CC	64
5.1 Int	roduction	64

5.2 Conception du régulateur par logique floue pour le convertisseur	
DC/DC	65
5.2.1 Fonctions d'appartenance	66
5.2.2 Règles d'inférence	68
5.2.3 Facteurs d'échelle	72
5.3 Conclusion	73
Chapitre 6 Simulation et résultats	75
6.1 Introduction	75
6.2 Simulation	75
6.3 Résultats de la simulation	77
6.3.1 Résultats de la configuration de l'intégrateur série	77
6.3.2 Résultats de la configuration de l'intégrateur parallèle	77
6.4 Conclusion	91
Chapitre 7 Réalisation pratique et résultats expérimentaux	92
7.1 Introduction	92
7.2 Implantation de la configuration de l'intégrateur série	92
7.3 Résultats expérimentaux	94
7.4 Implantation de la configuration de l'intégrateur parallèle	103
7.5 Résultats expérimentaux	104
7.6 Conclusion.	108
Conclusion	109
Annexe I	111
Bibliographie	116

LISTE DES FIGURES

Chapitre 1

Figure 1.1.	Signal de commande avec modulation de largeur d'impulsion	5
Figure 1.2.	Schéma du circuit de base d'un hacheur abaisseur	6
Figure 1.3.	Formes d'ondes de Vc et de iL en conduction continue	6
Figure 1.4.	Schéma équivalent du convertisseur pendant la fermeture de	
	l'interrupteur K	7
Figure 1.5.	Schéma équivalent du convertisseur pendant l'ouverture de	
	l'interrupteur K	8
Figure 1.6.	Formes d'ondes de Vc et iL en conduction discontinue	8
Figure 1.7.	Schéma équivalent du convertisseur pendant l'ouverture de	
	l'interrupteur K et de la diode D	9
Figure 1.8.	Modèle général de simulation du hacheur abaisseur	11
Chapitre 2		
Figure 2.1.	Schéma équivalent moyen par la méthode des générateurs	
	équivalents moyens	17
Chapitre 3		
Figure 3.1.	Classification des personnes en trois ensembles selon la	
	logique classique	21
Figure 3.2.	Classification des personnes en trois ensembles selon la	
	logique floue	22
Figure 3.3.	Fonctions d'appartenance avec deux ensembles pour la	
	variable linguistique «température θ »	28
Figure 3.4.	Fonctions d'appartenance avec quatre ensembles pour la	
	variable linguistique «température θ »	28
Figure 3.5.	Fonction d'appartenance pour la variable âge de l'exemple	
	d'engagement d'un collaborateur	31
Figure 3.6.	Fonctions d'appartenance $\mu(e)$ pour l'écart de réglage e	34
Figure 3.7.	Fonctions d'appartenance $\mu(\Delta u)$ pour la variation Δu de la	
	position de la valve	35
Figure 3.8.	Opérateur NON	36
Figure 3.9.	Opérateur ET, réalisé par la formation du minimum	38

Figure 3.10. Opérateur OU, réalisé par la formation du maximum	40
Figure 3.11. Opérateur ET, réalisé par la formation du produit	43
Figure 3.12. Opérateur OU, réalisé par la formation de la somme	45

Chapitre 4

Figure 4.1.	Structure d'un réglage classique	47
Figure 4.2.	Procédure de conception d'un réglage classique	48
Figure 4.3.	Structure d'un réglage par logique floue	50
Figure 4.4.	Configuration interne d'un régulateur par logique floue	51
Figure 4.5.	Procédure de conception d'un réglage par logique floue	52
Figure 4.6.	Fuzzification avec trois, cinq et sept fonctions	
-	d'appartenance	55
Figure 4.7.	Méthode d'inférence max-min	59
Figure 4.8.	Principe de la défuzzification par centre de gravité	60
Figure 4.9.	Principe de la défuzzification par valeur maximale	61
Chapitre 5		
Figure 5.1.	Schéma bloc de la configuration de l'intégrateur série	67
Figure 5.2.	Schéma bloc de la configuration de l'intégrateur parallèle	67
Figure 5.3.	Fonctions d'appartenance de eu, deu	67
Figure 5.4.	Fonctions d'appartenance de la variable de sortie (α ou $\Delta \alpha$)	68
Chapitre 6		
Figure 6.1.	Modèle général de simulation pour la configuration de	70
E '	l'integrateur serie	/8
Figure 6.2.	l'intégrateur parallèle	/9
Figure 6.3.	Réponse du convertisseur à un échelon de tension	80
Figure 6.4.	Réponse du convertisseur à une variation de la résistance de charge de 40 à 20	81
Figure 6.5.	Réponse du convertisseur à une variation de la résistance de	01
	charge de 2Ω à 4Ω	82
Figure 6.6.	Réponse du convertisseur à une variation de la tension	
•	d'alimentation de 10V à 12V	83
Figure 6.7.	Réponse du convertisseur à une variation de la tension	
	d'alimentation de 12V à 10V	84
Figure 6.8.	Réponse du convertisseur à une variation de la tension de consigne de 5V à 7 5V	85
		05

Figure 6.9.	Réponse du convertisseur à une variation de la tension de consigne de 7 5V à 5V	86
Figure 6.10.	Réponse du convertisseur à une variation de la résistance de charge de 4Ω à 160Ω .	87
Figure 6.11.	Réponse du convertisseur à un échelon de tension	88
Figure 6.12.	Réponse du convertisseur à une variation de la résistance de charge de 4Ω à 160Ω	89
Figure 6.13.	Réponse du convertisseur à une variation de la résistance de charge de 160Ω à 4Ω	9(
Chapitre 7		
Figure 7.1.	Schéma bloc du circuit pratique de la configuration de l'intégrateur série	94
Figure 7.2.	Réponse du convertisseur à un échelon de tension	95
Figure 7.3.	Réponse du convertisseur à une variation de la résistance de charge de 4Ω à 2Ω	96
Figure 7.4.	Réponse du convertisseur à une variation de la résistance de charge de 2Ω à 4Ω	97
Figure 7.5.	Réponse du convertisseur à une variation de la tension d'alimentation de 10V à 12V	98
Figure 7.6.	Réponse du convertisseur à une variation de la tension d'alimentation de 12V à 10V	99
Figure 7.7.	Réponse du convertisseur à une variation de la tension de consigne de 5V à 7.5V	
	~	100
Figure 7.8.	Réponse du convertisseur à une variation de la tension de consigne de 7.5V à 5V	101
Figure 7.9.	Réponse du convertisseur à une variation de la charge de 10Ω à 120Ω	102
Figure 7.10.	Schéma bloc du circuit pratique de la configuration de l'intégrateur parallèle	103
Figure 7.11.	Réponse du convertisseur à un échelon de tension	105
Figure 7.12.	Réponse du convertisseur à une variation de la charge de $90 \ge 440$	106
Figure 7.13.	Réponse du convertisseur à une variation de la charge de	100
-	44Ω à 9Ω	107

LISTE DES SYMBOLES

α	Rapport cyclique
μ	Fonction d'appartenance
χ	Vecteur d'état
Δα	Changement du rapport cyclique
A	Matrice d'état
В	Matrice de sortie
С	Capacité
deu	Dérivée ou variation de l'erreur de tension
eu	Erreur de tension
Ι	Matrice identité
i ou I	Courant
iL	Courant de l'inductance
Imax	Courant maximal
K	Interrupteur ou son signal de commande
$K_{\Delta lpha}$	Facteur d'échelle relatif au changement du rapport cyclique
K _{deu}	Facteur d'échelle relatif à la variation de l'erreur de tension
K _{eu}	Facteur d'échelle relatif à l'erreur de tension
K _{iL}	Facteur d'échelle relatif au courant de l'inductance
L	inductance
R	Résistance
Т	Période de commutation
t	Temps
T _{off}	Durée d'ouverture de l'interrupteur
ton	Durée de conduction de l'interrupteur
U	Vecteur d'entrée
v ou V	Tension
V_0	Tension d'alimentation ou d'entrée
Vc	Tension de sortie du convertisseur
Vref	Tension de consigne

Introduction

La commande des convertisseurs CC/CC est un sujet très discuté et très investi. En effet, ces convertisseurs sont non linéaires par essence et différentes approches ont été utilisées pour les contrôler. Les modes classiques de commande comme la commande en mode tension et la commande en mode courant nécessitent une bonne connaissance du convertisseur et donc un modèle assez exact [1]. Ces régulateurs sont faciles à implanter et simples à concevoir, mais leurs performances dépendent généralement du point de fonctionnement de sorte que des perturbations trop grandes, de larges plages de variation de charge ou des variations de la tension d'alimentation peuvent rendre le choix des paramètres pour différentes conditions de fonctionnement très difficile.

Cependant, une toute différente approche est offerte par la commande par logique floue (CLF) qui ne nécessite pas de modèle mathématique précis ni de calcul complexe [2,3]. La technique de commande par logique floue est basée surtout sur la compréhension humaine du procédé à contrôler et sur des règles qualitatives. Ainsi, la conception du régulateur est simplifiée du fait qu'elle est basée sur des règles linguistiques du type " si l'erreur de tension est positive alors réduire le rapport cyclique ". Le point fort de cette technique est surtout qu'elle réussit là où les techniques de commande linéaire échouent i.e. pour de grandes plages de variations du point d'opération et pour des signaux de grande dynamique. Nous nous proposons donc dans ce travail de réaliser un régulateur par logique floue pour un convertisseur CC/CC dont les caractéristiques sont les suivantes :

Type: Hacheur abaisseur (Buck)	Inductance: 1mH
Tension d'entrée: $10V \pm 20\%$	Condensateur: 20µF
Tension de référence : 5V	Résistance de charge : 4Ω
Courant maximal : 3.5A	Fréquence de commutation : 10kHz

Les caractéristiques du hacheur ont été choisies parce qu'elles sont des valeurs standards pour les alimentations à découpage industrielles. La topologie choisie est une topologie de base ce qui permet d'étendre les résultats obtenus aux autres topologies surtout que la conception du régulateur est indépendante des équations régissant chaque topologie.

La faisabilité du régulateur étant le principal objectif de ce travail, le régulateur doit effectuer une régulation de tension à 5V pour une plage de courant allant jusqu'au courant maximal. Cependant, des problèmes comme le coût, la taille du régulateur seront aussi discutés.

La simulation du régulateur conçu sera effectuée dans l'environnement MATLAB-SIMULINK et la réalisation pratique sera mise en œuvre à l'aide d'une table précalculée implantée dans une mémoire morte de type EPROM.

Modèle de simulation du convertisseur

1.1 Introduction

La recherche d'un modèle de simulation pour le convertisseur CC/CC utilisé est une tâche qui revêt une grande importance. En effet, le convertisseur est essentiellement non linéaire. Le modèle doit ainsi refléter les caractéristiques réelles des composants constituant le convertisseur ainsi que les différentes séquences de fonctionnement. La commutation à haute fréquence en interaction avec les inductances et capacités parasites des différents composants introduit beaucoup de phénomènes qu'on a tendance à négliger et qui peuvent nous surprendre lors de la phase d'expérimentation [4]. En plus, le convertisseur CC/CC peut fonctionner en deux modes distincts de conduction: le mode de conduction continue et le mode de conduction discontinue. La détection du passage d'un mode à l'autre doit être effectuée puisque le comportement du convertisseur ainsi que sa fonction de transfert changent complètement. Tous ces facteurs nous ont incité à attacher une importance particulière à l'élaboration du modèle de simulation du convertisseur sur l'environnement MATLAB-SIMULINK [5].

Il est évident qu'on peut se demander pourquoi un modèle déjà établi n'a pas été utilisé. En effet, les chercheurs ont déjà traité de la modélisation des convertisseurs CC/CC à plusieurs reprises. Ceux parmi eux qui ont utilisé SIMULINK comme outil de modélisation ont adopté la méthode de résolution ADAMS-GEAR qui était utilisée dans les anciennes versions et qui traite assez bien les discontinuités et permet ainsi l'insertion de blocs dérivateurs [6]. Malencontreusement, la méthode ADAMS-GEAR n'est plus utilisée dans les versions récentes de SIMULINK. Nous avons donc été obligés de concevoir notre propre modèle en n'utilisant que des blocs intégrateurs comme on peut le constater sur la figure 1.8.

1.2 Commande MLI des convertisseurs CC/CC

Dans les convertisseurs CC/CC, la tension moyenne de sortie doit être régulée de façon à égaler un niveau souhaité en dépit des variations de la tension d'entrée et de la charge. Les alimentations à découpage utilisent un ou plusieurs interrupteurs pour transformer la tension continue d'un niveau à un autre. Dans un convertisseur CC/CC, avec une tension d'entrée donnée, la tension moyenne de sortie est régulée en contrôlant les durées de fermeture et d'ouverture de l'interrupteur (t_{on} et t_{off}). Une des méthodes pour réguler la tension de sortie est la commutation de l'interrupteur à fréquence constante (c.à.d une période de commutation constante T= t_{on} + t_{off}) et le contrôle de la durée de fermeture de l'interrupteur. Dans cette méthode, appelée «modulation de largeur d'impulsion (MLI) », on varie le rapport cyclique α de l'interrupteur qui est défini comme étant le rapport de la durée de fermeture de l'interrupteur sur la période de commutation [4].

Dans la modulation de largeur d'impulsion à fréquence constante, le signal de commande de l'interrupteur, qui impose l'état ouvert ou fermé de l'interrupteur, est généré en comparant un niveau de tension appelé tension de commande avec une forme d'onde répétitive comme montré dans la figure 1.1. La fréquence de la forme d'onde répétitive, généralement en dents de scie, fixe la fréquence de commutation. Cette fréquence est gardée constante et varie de quelques kilohertzs à quelques dizaines de kilohertzs.



Figure 1.1. Signal de commande avec modulation de largeur d'impulsion

Les convertisseurs CC/CC peuvent avoir deux modes d'opération : conduction continue du courant et conduction discontinue du courant. En pratique, un convertisseur peut travailler dans les deux modes qui ont des caractéristiques assez différentes. C'est pour cela que le modèle de simulation doit être conçu pour tenir compte de ces deux modes.

1.3 Principe de fonctionnement du hacheur abaisseur (Buck)

Comme son nom l'indique, le hacheur abaisseur produit une tension de valeur moyenne inférieure à la tension d'entrée V_0 . Le schéma du circuit de base d'un hacheur abaisseur est donné par la figure 1.2. en considérant une charge résistive pure [7].



Figure 1.2. Schéma du circuit de base d'un hacheur abaisseur

La tension de sortie instantanée dépend de l'état de l'interrupteur. Une application simple des lois de Kirchoff sur les valeurs moyennes en régime permanent de la conduction continue permet d'établir que :

 $Vmoy = \alpha . V_0 (V_0 \text{ est supposée constante})$

Deux types de fonctionnement en régime permanent sont possibles : conduction continue et conduction discontinue. Les séquences de fonctionnement ainsi que les formes d'ondes de Vc et de iL pour chaque type de fonctionnement sont données dans les paragraphes qui suivent :

1.3.1 Mode de conduction continue



Figure 1.3. formes d'ondes de Vc et de iL en conduction continue

La figure 1.3. montre les formes d'ondes pour le fonctionnement en mode de conduction continue où le courant de l'inductance i_L circule continuellement sans s'annuler. Quand l'interrupteur K est fermé pendant t_{on} , il conduit le courant de l'inductance et la diode D devient polarisée en inverse. Ceci donne une différence de potentiel positive (V₀-V_c) aux bornes de l'inductance ce qui fait augmenter le courant de l'inductance linéairement. Le schéma du hacheur abaisseur devient alors équivalent à celui de la figure 1.4.



Figure 1.4. Schéma équivalent du convertisseur pendant la fermeture de l'interrupteur K

Les équations différentielles qui décrivent cette séquence sont alors :

$$i_L - \frac{Vc}{R} = C \frac{dVc}{dt} \tag{1.1}$$

$$V_0 - V_c = L \frac{di_L}{dt} \tag{1.2}$$

Quand l'interrupteur s'ouvre, le courant de l'inductance continue à circuler à cause de l'énergie stockée dans l'inductance. Le courant circule maintenant à travers la diode et aux bornes de l'inductance on retrouve -Vc ce qui fait diminuer le courant de l'inductance linéairement. Le schéma du hacheur abaisseur devient alors équivalent à celui de la figure 1.5.



Figure 1.5. Schéma équivalent du convertisseur pendant l'ouverture de l'interrupteur K

A la fin de cette séquence, l'interrupteur se ferme une autre fois pour la période suivante avant que le courant dans l'inductance ne s'annule. Ce dernier augmente encore une fois pour reprendre la première séquence [7].

Les équations différentielles qui décrivent cette séquence sont alors :

$$i_L - \frac{Vc}{R} = C \frac{dVc}{dt}$$
(1.3)

$$-V_0 = L \frac{di_L}{dt} \tag{1.4}$$

1.3.2 Mode de conduction discontinue



Figure 1.6. Formes d'ondes de Vc et iL en conduction discontinue

La figure 1.6. montre les formes d'ondes pour le fonctionnement en mode de conduction discontinue. Ce mode diffère du mode de conduction continue dans la deuxième séquence quand l'interrupteur s'ouvre. En effet, en mode de conduction discontinue, lorsque l'interrupteur s'ouvre, le courant dans l'inductance décroît jusqu'à s'annuler avant que l'interrupteur puisse se refermer pour la période suivante où le courant i_L recommence à augmenter. Une troisième séquence entre alors en jeu durant laquelle le courant dans l'inductance est nul et la diode et l'interrupteur se retrouvent alors tous les deux bloqués. Le schéma du hacheur abaisseur devient alors équivalent à celui de la figure 1.7 [7].



Figure 1.7. Schéma équivalent du convertisseur pendant l'ouverture de l'interrupteur K et de la diode D (séquence 3)

Les équations différentielles qui décrivent cette séquence sont alors :

$$-\frac{Vc}{R} = C\frac{dVc}{dt}$$
(1.5)

$$i_L = 0$$
 (1.6)

1.4 Modèle de simulation du hacheur abaisseur (Buck)

Donc, un modèle qui doit reproduire fidèlement les séquences de fonctionnement doit être capable de simuler et la conduction continue et la conduction discontinue et surtout le passage de l'une à l'autre. Pour cela la nullité du courant iL doit être vérifiée pendant t_{off} , et si elle a lieu, le

courant doit être maintenu à zéro jusqu'au début de la prochaine période où il doit augmenter de nouveau.

Le modèle MATLAB-SIMULINK développé pour cette application utilise justement cette détection de la nullité du courant. L'identification du type de conduction est réalisée en vérifiant la nullité de la somme du signal de commande K et du courant i_L . Pour la conduction continue cette somme n'est jamais nulle alors que pour la conduction discontinue cette somme est nulle entre βT et T. Lorsque la nullité de cette somme est détectée, un interrupteur est commuté de façon à annuler la variation du courant i_L et donc le maintenir nul jusqu'au début de la période suivante.

D'autre part, tous les modèles utilisés pour tous les composants sont relativement réels. Ainsi, les modèles de l'interrupteur et de la diode comportent une résistance et une inductance de fuite en série alors que les modèles du condensateur et de l'inductance comportent une résistance de en série.

Le modèle général de simulation du hacheur abaisseur développé pour cette application est donné par la figure 1.8.

1.5 Conclusion

Dans ce chapitre, un modèle de simulation assez réaliste pour le hacheur abaisseur a été développé en tenant compte des imperfections des composants (résistances, inductances et capacités de fuites). Les résultats obtenus lors de l'essai de ce modèle nous ont confirmé sa validité. Cependant, leur analyse détaillée ne fait pas l'objet de ce travail. Le modèle sera donc utilisé dans les simulations pour le reste de ce travail.

10



Chapitre 2

Méthodes classiques de modélisation des convertisseurs CC/CC

2.1 Introduction

La modélisation des convertisseurs continu-continu a pour but d'en analyser le comportement dynamique, en vue de prédéterminer et calculer les asservissements dont ils sont couramment munis. La difficulté majeure vient du principe même de ces convertisseurs. Ils sont non-linéaires et présentent plusieurs configurations électriques distinctes lors d'une période de découpage. Ce chapitre vise à présenter les méthodes classiques de modélisation et les difficultés qu'elles présentent. En effet, elles consistent à transformer ces systèmes linéaires par morceaux en systèmes invariants puis à linéariser le modèle moyen obtenu autour d'un point de fonctionnement. Cette linéarisation se justifie d'autant plus que les périodes de découpage habituellement rencontrées sont faibles devant les constantes de temps des filtres présents dans les convertisseurs.

2.2 Classification des convertisseurs

Il apparaît que l'on peut classer les convertisseurs en deux grandes familles, suivant leur mode de commande.

Les convertisseurs de la première famille font apparaître des configurations électriques dont les durées sont imposées par la commande. Dans ce mode de fonctionnement, l'évolution des variables d'état est dépendante de la charge mais les durées d'évolution restent connues. Cela concerne les convertisseurs en régime de conduction continue, utilisés en modulation de largeur d'impulsion (MLI) comme c'est le cas de notre convertisseur. La technique de modélisation sera donc celle des schémas équivalents moyens.

A la deuxième famille correspondent les convertisseurs commandés en amplitude et/ou fonctionnant en régime de conduction discontinue. Dans ce cas, une des variables d'état est limitée en amplitude, soit par la commande, soit par le fonctionnement intrinsèque dû au mode de conduction discontinue. La durée de certaines configurations dépend alors de la charge. Cela concerne les convertisseurs à MLI, comme le nôtre, en conduction discontinue et les convertisseurs à résonance. Dans ce second cas, la méthode de modélisation la plus couramment utilisée est celle des générateurs équivalents moyens [8].

2.3 Méthode des schémas équivalents moyens

Pour mener cette analyse, nous considérons le cas d'un convertisseur réalisant deux configurations de durées respectives αT et $(1-\alpha)T$ au cours de la période de fonctionnement T. Ces durées sont imposées par la commande (commutation commandée) [1].

2.3.1 Mise en équations

Pour la première configuration $(nT < t < (n+\alpha)T)$:

$$\frac{\mathrm{d}\chi}{\mathrm{dt}} = A_{\mathrm{t}}\chi + B_{\mathrm{t}}U \tag{2.1}$$

Pour la deuxième configuration $((n+\alpha)T < t < (n+1)T)$:

$$\frac{\mathrm{d}\chi}{\mathrm{dt}} = A_2\chi + B_2 U \tag{2.2}$$

 χ représente le vecteur d'état et *U* est le vecteur d'entrée. A₁ et A₂ sont les matrices carrées de chaque configuration. Si l'on procède à l'intégration, on obtient, pour la première configuration :

$$\chi(n+\alpha)T = e^{A_1\alpha T} \chi(nT) + A_1^{-1} (e^{A_1\alpha T} - I)B_1 U$$
(2.3)

puis pour la seconde configuration :

$$\chi(n+1)T = e^{A_2(1-\alpha)T} \chi(n+\alpha)T + A_2^{-1}(e^{A_2(1-\alpha)T} - I)B_2 U$$
(2.4)

En éliminant $\chi(n+\alpha)T$ dans l'expression de $\chi(n+1)T$, on aboutit à :

$$\chi(n+1)T = e^{A_2(1-\alpha)T} e^{A_1\alpha T} \chi(nT) + \left[e^{A_2(1-\alpha)T} A_1^{-1} (e^{A_1\alpha T} - I)B_1 + A_2^{-1} (e^{A_2(1-\alpha)T} - I)B_2 \right] U$$
(2.5)

2.3.2 Modèle équivalent moyen

Le modèle précédent ne peut être viable qu'avec l'aide d'outils informatiques. La modélisation moyenne consistera à faire des approximations afin de se ramener à un circuit unique. Dans l'hypothèse où la période T est très petite devant les constantes de temps du système, on pourra remplacer les exponentielles de matrices par les premiers termes de leurs développements limités [1] :

$$e^{A_1 \alpha T} \approx I + A_1 \alpha T \tag{2.6}$$

$$e^{A_2(1-\alpha)T} \approx I + A_2(1-\alpha)T \tag{2.7}$$

Ce qui donne :

$$\chi(n+1)T = (I + A_1 \alpha T) [I + A_2 (1 - \alpha)T] \chi(nT) + [(I + A_2 (1 - \alpha)T) A_1^{-1} (I + A_1 \alpha T - I) B_1 + A_2^{-1} (I + A_2 (1 - \alpha)T - I) B_2] U$$
(2.8)

En ne conservant que les termes du premier ordre, ce résultat devient :

$$\chi(n+1)T = \left[I + A_1 \alpha T + A_2 (1-\alpha)T\right] \chi(nT) + \left[\alpha B_1 + (1-\alpha)B_2\right] TU$$
(2.9)

On pose :

$$A(\alpha) = [A_1\alpha + A_2(1-\alpha)] \text{ et } B(\alpha) = [\alpha B_1 + (1-\alpha)B_2]$$
(2.10)

On obtient finalement :

$$\chi(n+1)T = [I + A(\alpha)T]\chi(nT) + B(\alpha)TU$$
(2.11)

Or nous serions parvenus au même résultat en développant au premier ordre l'équation :

$$X(n+1)T = e^{A(\alpha)T}X(nT) + A(\alpha)^{-1}[e^{A(\alpha)T} - I]B(\alpha)U$$
(2.12)

où X est une grandeur à temps continu, cette équation représentant la solution de l'équation différentielle unique suivante :

$$\frac{dX}{dt} = A(\alpha)X + B(\alpha)U$$

L'approche de la modélisation proposée consiste à assimiler χ à X, donc à une variable qui est la grandeur d'entrée d'un circuit linéaire unique, caractérisé par l'équation ci-dessus, encore appelé *schéma équivalent moyen*. Il faut souligner ici l'ambiguïté de cette terminologie qui est usuellement employée. En effet, y sont associées la notion de schéma équivalent destiné aux études dynamiques et la notion de moyenne généralement liée aux grandeurs continues. Il sera donc beaucoup question de grandeurs dites moyennes qui seront en fait des grandeurs instantanées à évolution lente par rapport aux périodes de découpage [8].

2.3.3 Exploitation de la méthode

La modélisation citée précédemment peut conduire à un schéma équivalent qui peut être obtenu en considérant une méthode pratique d'obtention de l'un des schémas équivalents possibles, qui est la suivante :

- indiquer toutes les variables d'états sur le schéma initial,
- représenter le schéma de l'une des deux configurations possibles où certains interrupteurs seront fermés et les autres ouverts,
- exprimer, en fonction des variables d'états, les courants i des interrupteurs fermés et les tensions v aux bornes des interrupteurs ouverts,
- si la configuration étudiée est réalisée pendant la fraction αT de la période T de fonctionnement, remplacer, sur le schéma, les interrupteurs fermés par des générateurs de courant αi, les interrupteurs ouverts par des générateurs αν.

L'établissement du schéma équivalent moyen ne nécessite aucune simplification du schéma de base.

Ainsi il est possible de faire intervenir tous les éléments parasites (résistances série, inductances de fuite, etc...). A partir de ce modèle, il est aisé d'écrire les équations statiques, puis, en considérant les petites variations des différentes grandeurs, de calculer les fonctions de transfert au voisinage d'un point de fonctionnement [1].

2.4 Méthode des générateurs équivalents moyens

Les conditions de la méthode exposée précédemment ne sont plus vérifiées pour les convertisseurs à commutation naturelle ou les convertisseurs à commutation commandée, en mode de fonctionnement discontinu. Dans ces deux cas de figures, il apparaît, d'une part, des durées de configurations qui dépendent des conditions de fonctionnement, d'autre part, des constantes de temps qui sont de l'ordre de grandeur de la période de découpage. De ce fait, au moins une des variables d'état est nulle au changement de configuration.

L'analyse des variables à chaque période n'étant plus possible, on s'intéresse à l'évolution de leur «valeur moyenne ». La méthode consiste à remplacer le convertisseur par un générateur continu équivalent dont le courant (ou la tension) est la valeur moyenne du courant (ou la tension) *calculée sur une période de découpage*. L'exemple de la figure 2.1., dans lequel un convertisseur à sortie « courant » est chargé par un couple RC, précise la transformation effectuée [8].



Figure 2.1. Schéma équivalent moyen par la méthode des générateurs équivalents moyens

2.5 Conclusion

Les méthodes de modélisation exposées dans ce chapitre sont très utiles et très pratiques et sont aussi d'un usage très répandu. Cependant, elles nécessitent une bonne connaissance du système et un réglage précis pour obtenir les performances désirées. Les régulateurs issus de ces méthodes sont simples à implanter et faciles à réaliser, mais leurs performances dépendent généralement du point d'opération au point que la présence d'éléments parasites (résistances, inductances), des charges variant dans le temps et des tensions d'alimentation variables peut rendre le choix des paramètres du régulateur, qui doit assurer un comportement adéquat pour n'importe quelles conditions d'opération, très difficile. Un handicap majeur est que le modèle change complètement de la conduction continue à la conduction discontinue ce qui nécessite l'utilisation de deux régulateurs différents, un pour chaque mode de conduction.

L'accomplissement d'une stabilité grand-signal demande souvent une réduction de la bande passante utile, ce qui affecte les performances du convertisseur. De plus, l'application de ces techniques de commande aux convertisseurs CC/CC d'ordre supérieur (exemple : topologies Cuk, Sepic) peut résulter en une conception très critique des paramètres de réglage et une stabilisation difficile.

Cependant, une toute différente approche est offerte par la commande par logique floue (CLF) qui ne nécessite pas de modèle mathématique précis ni de calcul complexe [3]. Le détail de cette théorie sera présenté dans le chapitre suivant.

Chapitre 3

Fondements théoriques de la logique floue

3.1 Introduction

3.1.1 Généralités

La logique floue a une place de choix dans les récentes publications [1,3,6,12,16,18]. Il est très fréquent d'entendre que la logique floue est une nouvelle méthode de traitement des problèmes de commande et de prise de décision. Cependant, les premières publications sur le sujet datent d'une trentaine d'années.

En effet, le professeur Lotfi A. Zadeh de l'université de Californie à Berkley avait établi les bases théoriques de la logique floue dès 1965 [2]. A cette époque, la logique booléenne avec son fonctionnement exact en tout ou rien ayant commencé à se répandre considérablement, la théorie de la logique floue n'a pas suscité beaucoup d'intérêt puisqu'elle permet de traiter des variables non booléennes et donc non exactes dont la valeur peut varier entre 0 et 1. Au début, les domaines d'application de cette théorie étaient non techniques, comme le commerce, la jurisprudence ou la médecine, principalement pour compléter les systèmes experts, et pour leur donner la faculté de prise de décision [15].

Les premières applications au niveau des systèmes de commande apparaissent dès 1975 [16]. Les Japonais commencèrent à utiliser la logique floue dans les produits industriels pour résoudre des problèmes de réglage et de commande à partir de 1985. Nous essaierons donc dans ce chapitre de présenter les bases générales de la théorie de la logique floue ainsi que leur application à la conception des régulateurs.

3.1.2 Principe fondamental de la logique floue

Un exemple simple est présenté afin de mettre en évidence le principe fondamental de la logique floue, celui de la classification des personnes en trois ensembles «jeune», «entre deux âges», «âgé».

Une telle classification pourrait se faire comme le montre la figure 3.1. si on utilise la logique classique (logique de Boole), qui n'admet pour les variables que les deux valeurs 0 et 1. Toutes les personnes âgées de moins de 30 ans sont alors considérées comme appartenant à l'ensemble «jeune» et toutes les personnes âgées de plus de 50 ans comme appartenant à l'ensemble «âgé».

Remarquons qu'une telle logique de classification n'est pas raisonnable. Pourquoi une personne de 50 ans, doit-elle être considérée

20



Figure 3.1. Classification des personnes en trois ensembles selon la logique classique.

comme appartenant à l'ensemble «âgé» ? En réalité, le passage d'un ensemble à l'autre se fait progressivement et avec un certain chevauchement.

Pour tenir compte de cette réalité, les variables de la logique floue peuvent prendre n'importe quelle valeur entre 0 et 1 (on parle alors de fonction d'appartenance μ). Les passages ne se font pas abruptement, mais progressivement. Une classification possible pour l'exemple précédent est montré par la figure 3.2., cette fois-ci à l'aide de la logique floue. Ainsi, une personne de 25 ans appartiendrait à l'ensemble «jeune» avec μ =0.75 de la fonction d'appartenance et à l'ensemble «entre deux âges» avec μ =0.25. Par contre une personne de 70 ans appartient avec une valeur μ =1 de la fonction d'appartenance à l'ensemble «âgé». Il est clair que la forme des fonctions d'appartenance est flexible et peut être très contextuelle e.g. professionnel, sportif ou autre.

Comme le montrera la section 3.2, On peut combiner plusieurs fonctions d'appartenance et tirer des conclusions pondérées grâce aux règles de calcul bien précises que possède la logique floue.



Figure 3.2. Classification des personnes en trois ensembles selon la logique floue.

3.1.3 Réglage et commande par logique floue dans les procédés industriels.

Le réglage et de la commande de processus industriels devient de plus en plus un domaine important d'application de la logique floue. Les fonctions de réglage traditionnelles sont alors supplées par un ensemble de règles linguistiques de la forme SI...,ALORS... Ainsi, on obtient une fonction heuristique dans laquelle il est possible de tenir en compte l'expérience des opérateurs pour la conduite de processus. La logique floue s'adapte alors très bien au réglage et à la commande de processus, mal maîtrisables par des méthodes traditionnelles (réglage classique ou réglage d'état).

Il est fréquent d'entendre parler de succès spectaculaires dus au réglage par logique floue. Cependant, si on examine de plus prés ces réalisations, on constate souvent que l'emploi de capteurs supplémentaires fournit des informations complémentaires sur le processus, permettant ainsi d'obtenir de meilleurs résultats. Pour le même coût, il est aussi possible d'améliorer les performances des réglages traditionnels. Le réglage par logique floue se prête particulièrement bien à deux domaines d'applications :

- Conception de régulateurs pour des processus difficiles à modéliser,
- Conception de régulateurs non linéaires pour des processus modélisables comme c'est le cas du présent travail [9-11].

Un procédé heuristique doit être appliqué dans le premier cas en employant aussi des notions des opérateurs. Pour arriver à des résultats acceptables, une approche longue et difficile est souvent nécessaire. Dans le second cas, on utilise des caractéristiques non linéaires pour améliorer les réglages traditionnels fonctionnant linéairement [15].

3.2 Bases générales de la logique floue

3.2.1 Introduction

Les bases générales de la logique floue seront présentées dans cette section. Les éléments de base de la logique floue sont :

- Les variables linguistiques,
- La définition des variables linguistiques,
- Les déductions floues,
- Les opérateurs flous.

Ces éléments seront traités de façon plus détaillée dans les paragraphes suivants.

3.2.2 Variables linguistiques

Quand une situation, un phénomène ou un procédé est décrit, sa description contient en général des qualificatifs ou des formes adverbiales comme :

quelque, beaucoup, souvent,

chaud, froid, rapide, lent,

grand, petit, etc.

Les expressions de ce genre forment les valeurs des variables linguistiques de la logique floue. Pour qu'un traitement numérique soit possible, il est nécessaire de les définir à l'aide de fonctions d'appartenance, comme le montrera la section 3.2.3.

L'exemple suivant décrivant comment aborder un virage avec une voiture mettra en évidence la description d'un phénomène à l'aide de variables linguistiques.

«Sur la rectiligne, je roule assez rapidement. Quelques centaines de mètres avant le virage, je commence à ralentir doucement en rétrogradant éventuellement. A l'entrée du virage, je tourne le volant. A la sortie du virage, je remets le volant dans sa position droite et je commence à accélérer progressivement» [15]

Comme on peut le constater, Il y a beaucoup d'expressions floues dans cette description, comme «rouler assez rapidement», «quelques centaines de mètres», «ralentir doucement», etc. l'interprétation qui peut être faite de la manière dont cet automobiliste aborde le virage est assez large.
Une telle description dépend bien sûr de celui qui l'a formulée. Si la même manœuvre est décrite par un pilote de formule 1, la description serait évidemment différente et pourrait ressembler à ce qui suit :

«Sur la rectiligne, je pousse l'accélérateur à fond. Environ à 100 m avant le virage, je freine fortement, de sorte que les roues ne se bloquent pas et je rétrograde en même temps. A l'entrée du virage, je tourne le volant afin que la voiture suive la ligne idéale et je redonne à moitié les gaz pour stabiliser la voiture. Après la tangente, je commence à accélérer et à la sortie du virage, je continue à accélérer pleinement en montant progressivement les rapports». [15]

Quoique cette description soit beaucoup plus précise («pousser à fond», «freiner de sorte que les roues ne se bloquent pas», «suivre la ligne idéale», etc.), elle peut toujours donner lieu à des exécutions différentes de cette manœuvre selon l'exécutant et les circonstances.

Cette présentation de la description d'un phénomène, ne traduit pas son exécution par une série d'instructions. Pour cela, une description du procédé est nécessaire. Cette dernière peut s'avérer assez complexe.

Le procédé «aborder un virage» peut être décomposé en plusieurs sousprocédés. Par exemple, le point initial de freinage est déterminé selon les vitesses initiale et finale. Cette dernière est liée au rayon du virage. De plus, les conditions d'adhérence (roue sèche ou mouillée) et la puissance de freinage de la voiture sont aussi des facteurs importants. L'expérience de l'opérateur compte beaucoup dans la formulation de la description. Généralement, la description d'un procédé peut être décrite comme ce qui suit :

SI conditions 1, ALORS opération 1, OU

SI conditions 2, ALORS opération 2, OU

```
•
•
SI conditions m, ALORS opération m, OU
```

Exprimée de cette façon, la description d'un procédé est propice à la conception d'un réglage ou d'une commande par logique floue, comme on le montrera dans 3.3. Les différentes implications sont constituées en général de plusieurs variables linguistiques, liées entre elles par des opérateurs ET et OU [15].

3.2.3. Définition des variables linguistiques par des fonctions d'appartenance

Pour arriver à un traitement mathématique des variables linguistiques permettant de traiter des implications floues numériquement, la définition des variables linguistiques est nécessaire. Dans ce contexte, des fonctions d'appartenance sont attribuées à chaque valeur de la variable linguistique μ , dont la valeur varie entre 0 et 1, en tenant compte de la classification en un certain nombre d'ensembles flous. C'est ce qu'on appelle de fuzzification. La figure 3.2 montre un exemple concret. Les termes «jeune», «entre deux âges» et «âgé», qui sont des ensembles flous, représentent les valeurs d'une *variable linguistique* «âge». La fonction d'appartenance μ détermine un degré ou facteur d'appartenance pour les valeurs d'entrée de la variable (l'âge dans le cas de la figure 3.2.)

Généralement, la *fonction d'appartenance* est représentée par $\mu_{\rm E}(x)$. Le terme x désigne la variable linguistique, alors que l'indice E représente l'ensemble flou. Lorsqu'une confusion possible n'est pas à craindre, on peut aussi omettre soit le terme x, soit l'indice E ou tous les deux.

Une valeur numérique comprise entre 0 et 1 pour la fonction d'appartenance, correspondant à une valeur donnée de la variable x, sera désignée par *facteur d'appartenance*.

L'application à la température de l'air ambiant d'un local est présentée comme exemple pour les fonctions d'appartenance. Cette application pourra être utilisée pour un réglage de température par exemple.

Dans une approche très simpliste, on peut définir deux valeurs «froid» et «très chaud» de la variable linguistique «température θ ». Elles forment deux ensembles flous (Fig. 3.3). Ainsi, une température de 16° appartient avec un facteur d'appartenance μ =0.7 à l'ensemble «froid» et avec μ =0.3 à l'ensemble «très chaud». Généralement, le choix la forme trapézoïdale de la fonction d'appartenance est assez arbitraire et doit tenir compte des circonstances particulières.



Figure 3.3. Fonctions d'appartenance avec deux ensembles pour la variable linguistique «température θ ».

Souvent, pour mieux décrire le système, il s'avère nécessaire de définir plusieurs ensembles. Par exemple avec quatre valeurs «froid», «tiède», «chaud» et «très chaud» pour la variable linguistique «température θ », formant ainsi quatre ensembles, comme le montre la figure 3.4. La température de 16° appartient alors avec μ =0.1 à l'ensemble «froid» et avec μ =0.9 à l'ensemble «tiède». Evidemment, cette valeur de 16° n'appartient ni à l'ensemble «chaud» ni à celui «très chaud».



Figure 3.4. Fonctions d'appartenance avec quatre ensembles pour la variable linguistique «température θ».

Les formes les plus souvent utilisées pour les *fonctions d'appartenance* sont trapézoïdales ou triangulaires. Il s'agit des formes les plus simples, composées de segments de droites.

Cependant, d'autres formes existent, dont les fonctions d'appartenance gaussiennes [15].

3.2.4. Déductions floues (inférences)

En général, les valeurs de variables linguistiques, définies par des fonctions d'appartenance, sont liées entre elles par des règles, dans le but d'en tirer des résultats. Il s'agit alors de *déductions floues* ou *inférences*. Dans ce contexte, on peut distinguer en général deux genres de règles d'inférence :

- inférence avec une seule règle,
- inférence avec plusieurs règles.

Dans beaucoup d'applications, ces deux cas sont utilisés en même temps.

Le cas d'une inférence avec une seule règle est utilisé par exemple lorsqu'il s'agit de comparer plusieurs concurrents (objets ou personnes) dans une situation donnée et en choisir le meilleur. Bien entendu, les variables qui déterminent la situation sont des variables linguistiques (variables floues). Cette méthode est utilisée essentiellement dans des domaines non techniques, où il faut prendre une décision, comme par exemple l'achat d'un appareil, l'investissement d'argent en actions, l'engagement d'un collaborateur, etc.

Si $x_1, x_2, ..., x_n$ sont les variables linguistiques pour évaluer une certaine situation, le critère y pour la prise de décision peut être formulé par une règle, comme par exemple $y = [x_1 \text{ OU} (x_2 \text{ ET} x_3) \text{ OU} \dots] \text{ ET} x_n$

La forme exacte de cette règle dépend évidemment du problème en question. Elle est subjective et possède souvent un certain caractère arbitraire.

Une fonction d'appartenance μ_{x1} , μ_{x2} , ..., μ_{xn} est attribuée à chaque variable formant un ensemble. Les valeurs numériques de cette fonction (facteurs d'appartenance) sont en général différentes pour chaque concurrent i=1 ... m. Selon les règles de calcul pour les opérateurs de la logique floue, présentés en 3.3.5, on peut déterminer le degré d'appartenance μ_y pour le critère d'évaluation y. Le concurrent dont le facteur d'appartenance $\mu_y(i)$ est maximal devra alors être choisi.

Pour illustrer le cas d'une inférence à une seule règle, on présente comme exemple la prise de décision qui s'impose lors de l'engagement d'un collaborateur. Dans un tel cas, il existe un cahier des charges pour le poste à pourvoir qui détermine le profil souhaité et les différentes aptitudes.

Le critère d'évaluation peut être formulé explicitement par :

critère := (formation OU expérience) ET

(indépendance OU aptitude à collaborer) ET

âge

Dans un cas réel, il est possible d'ajouter des termes supplémentaires, comme présentation, impression personnelle, etc.

Il faut fixer les valeurs pour les fonctions d'appartenance des variables «formation», «expérience», «indépendance» et «aptitude à collaborer» de manière subjective en soumettant les qualifications des candidats avec le profil déterminé par le cahier des charges. Le tableau qui suit la figure 3.5. montre des valeurs à titre d'exemple pour cinq candidats. Pour simplifier

l'écriture, la variable est mise en indice, par exemple μ_f pour la variable formation, puisque à chaque variable est attribué un seul ensemble. Par contre, la valeur de la fonction d'appartenance μ_{age} peut être fixée par une allure trapézoïdale (fig. 3.5) et dépend donc de l'âge du candidat [15].



Figure 3.5. Fonction d'appartenance pour la variable âge de l'exemple d'engagement d'un collaborateur.

	Candidats					
Variables		1	2	3	4	5
Formation	$\mu_{ m f}$	0.2	0.8	0.5	0.8	0.6
expérience	μ_{e}	0.3	0.2	0.9	1	0.6
indépendance	μ_{i}	0.6	0.4	0.7	1	0.5
Aptitude à collaborer	μ_{a}	0.4	0.5	0.2	1	0.8
âge	μ_{age}	1	0.5	0.7	0.1	0.6

Le chapitre suivant présentera comment on peut déterminer la valeur pour la fonction d'appartenance μ_{cr} du critère d'évaluation pour qu'une action en résulte.

Le cas d'une *inférence avec plusieurs règles* se présente lorsqu'une ou plusieurs variables nécessitent une prise de décision différente suivant les valeurs qu'atteignent ces variables. Ces dernières sont des variables linguistiques, donc des variables floues. Cette problématique se présente essentiellement pour des problèmes de réglage et de commande et la prise de décision conduit à l'exécution d'une certaine opération.

Les règles peuvent être exprimées sous la forme générale :

Opération : = SI conditions 1, ALORS opération 1, OU

SI conditions 2, ALORS opération 2, OU

•

SI conditions *m*, ALORS opération *m*.

On retrouve donc la description d'un procédé sus mentionnée.

Les conditions peuvent dépendre d'une ou de plusieurs variables. Dans le deuxième cas, les variables sont liées entre elles par des opérateurs de la logique floue de forme ET ou OU.

A chaque variable sont attribuées des fonctions d'appartenance, tenant compte des ensembles floues formés par ces variables. En général, il faut aussi introduire des fonctions d'appartenance pour les opérations, surtout si ces dernières sont exprimées par des variables floues. Par exemple, l'opération «ouvrir un peu la vanne» est une opération floue. Par exemple, l'opération «enclencher l'appareil» est une opération déterministe. Les inférences avec plusieurs règles sont caractérisées par le fait qu'en général plusieurs règles sont (plus ou moins) vérifiées. L'opération qui doit alors être effectuée doit tenir compte des différentes conditions et s'obtient par les règles de calcul de la logique floue, comme on le montrera dans le chapitre suivant. On parle alors de deffuzification.

Comme exemple pour une inférence avec plusieurs règles, on présente le cas du réglage de la température d'un local. Dans ce but, on mesure la température avec un capteur, qui fournit la valeur de la grandeur à régler. On forme alors l'écart de réglage e comme différence entre la grandeur de consigne w et la grandeur à régler y. Pour varier le flux de la chaleur du radiateur, on peut intervenir sur la position d'une valve de mélange en l'ouvrant ou en la fermant d'une certaine quantité Δu .

Dans le cas le plus simple, les règles pour obtenir un réglage de température peuvent être exprimées par :

Variation de la position de la valve : =

SI écart positif, ALORS ouvrir la valve OU SI écart zéro, ALORS ne pas bouger la valve OU SI écart négatif, ALORS fermer la valve.

En utilisant les symboles au lieu des variables linguistiques, il est possible d'écrire ces règles de manière plus compacte, à savoir :

$$\Delta u :=$$
 SI $e > 0$, ALORS Δu positif, OU
SI $e = 0$, ALORS Δu zéro, OU
SI $e < 0$, ALORS Δu négatif.

L'écart de réglage *e*, considéré comme variable linguistique, possède par exemple trois ensembles floues «positif», «zéro» et «négatif». Les fonctions d'appartenance $\mu(e)$ peuvent être définies comme représenté à la figure 3.6. A noter que l'ensemble flou «zéro» couvre un domaine de $e=\pm 1.5^{\circ}$. En effet, dans la logique floue, zéro n'est pas exactement zéro, mais environ zéro.



Figure 3.6. Fonctions d'appartenance $\mu(e)$ pour l'écart de réglage e

Il faut également introduire des fonctions d'appartenance $\mu(\Delta u)$ pour la variable Δu de la position de la valve. Il y a alors trois ensembles «ouvrir», «ne pas bouger» et «fermer» (ou Δu «positif», «zéro» et «négatif»). La figure 3.7 montre les fonctions d'appartenance. La position u de la valve est normalisée entre 0 et 1 correspondant aux positions «complètement fermée» et «complètement ouverte» (grandeur relative). Dans ce cas aussi, l'ensemble «ne pas bouger» couvre un domaine non nul entre ±0.2.

A noter que dans des cas concrets, on tiendra compte d'autres variables,

comme par exemple la variation de la température afin d'obtenir une meilleure qualité de réglage.



Figure 3.7. Fonctions d'appartenance $\mu(\Delta u)$ pour la variation Δu de la position de la valve.

3.3.5. Opérateurs de la logique floue

Comme on l'a vu précédemment, les variables linguistiques sont liées entre elles au niveau des inférences par des opérateurs ET ou OU. Il s'agit d'*opérateurs de la logique floue* qui interviennent sur les fonctions d'appartenance représentant les variables linguistiques. De plus, il existe un opérateur NON (complément, négation, inverse).

Les règles de calcul pour ces opérateurs sont bien connues dans le cas de la logique classique. Cette section présente les règles de calcul pour la logique floue. Le plus souvent, les opérateurs ET ou OU sont réalisés respectivement par les règles «min» et «max». Il y a alors une certaine affinité avec les règles de la logique classique. Cependant, il existe un grand nombre de règles pour la réalisation des opérateurs ET et OU qui tiennent compte du caractère particulier de la logique floue [15]. Quelques-unes de ces règles élargies seront montrées et leurs applications présentées à l'aide d'un exemple.

a- Opérateur NON

Selon la théorie des ensembles, l'ensemble complémentaire

$$c = \overline{a} = \operatorname{NON}\left(a\right) \tag{3.1}$$

est défini par les éléments de *x* qui n'appartiennent pas à l'ensemble *a*. Dans le cas de la logique floue, cette définition peut être exprimée par les fonctions d'appartenance de la manière suivante

$$\mu_{c}(x) = 1 - \mu_{a}(x) \tag{3.2}$$

La figure 3.8 met en évidence cette relation.



Figure 3.8. Opérateur NON

A noter qu'il s'agit de l'opérateur NON, appelé aussi «complément», «négation» ou «inverse».

b- Opérateur ET

L'opérateur ET correspond à l'intersection de deux ensembles a et b et on écrit

$$c = a \cap b = a \operatorname{ET} b \tag{3.3}$$

Dans le cas de la logique floue, l'opérateur ET est souvent réalisé par la formation du minimum, appliquée aux fonctions d'appartenance $\mu_a(x)$ et $\mu_b(x)$ des deux ensembles *a* et *b*, à savoir

$$\mu_{c}(x) = \min\left[\mu_{a}(x), \mu_{b}(x)\right]$$
(3.4)

On parle alors d'opérateur minimum.

Cette opération est représentée à la figure 3.9. comme on le voit, il est possible que la fonction d'appartenance résultante $\mu_c(x)$ n'atteigne pas la valeur 1.

On peut facilement vérifier que l'opérateur minimum est commutatif, c'est-à-dire qu'il est possible d'intervertir μ_a et μ_b , sans que le résultat change $\mu_c = \min \left[\mu_a, \mu_b\right] = \min \left[\mu_b, \mu_a\right]$ (3.5)

Cet opérateur peut être appliqué à plus de deux ensembles. Dans ce cas s'applique alors le théorème de l'associativité.

 $\mu_{d} = \min \left[\mu_{a}, \mu_{b}, \mu_{c} \right] = \min \left\{ \min \left[\mu_{a}, \mu_{b} \right], \mu_{c} \right\} = \min \left\{ \mu_{a}, \min \left[\mu_{b}, \mu_{c} \right] \right\} = \min \left\{ \min \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\}$

Pour simplifier l'écriture, on a supprimé l'argument dans ces deux dernières relations.



Figure 3.9. Opérateur ET, réalisé par la formation du minimum

c - opérateur OU

L'opérateur OU correspond à l'union de deux ensembles a et b. On a donc

$$c = a \cup b = a \operatorname{OU} b \tag{3.7}$$

La réalisation de l'opérateur OU au niveau de la logique floue se fait en général par la formation du maximum, appliquée aux fonctions d'appartenance $\mu_a(x)$ et $\mu_b(x)$ des deux ensembles *a* et *b*. On a donc l'*opérateur maximum*

$$\mu_{c}(x) = \max \left[\mu_{a}(x), \mu_{b}(x) \right]$$
(3.8)

La figure 3.10. montre cette opération. A noter qu'il est possible que la fonction d'appartenance résultante $\mu_c(x)$ atteigne deux fois la valeur 1, typique d'une forme concave.

Evidemment, l'opérateur maximum est aussi commutatif

$$\mu_c = \max\left[\mu_a, \mu_b\right] = \max\left[\mu_b, \mu_a\right] \tag{3.9}$$

et associatif dans le cas de plus de deux ensembles, selon

$$\mu_{d} = \max \left[\mu_{a}, \mu_{b}, \mu_{c} \right] = \max \left\{ \max \left[\mu_{a}, \mu_{b} \right], \mu_{c} \right\} = \max \left\{ \mu_{a}, \max \left[\mu_{b}, \mu_{c} \right] \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left[\mu_{a}, \mu_{c} \right], \mu_{b} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{b} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{b} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{b} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{a}, \mu_{c} \right\}, \mu_{c} \right\} = \max \left\{ \max \left\{ \min \left\{ \mu_{$$

c- Comparaison avec la logique classique

Selon les règles de calcul de la logique classique (algèbre de Boole), il existe pour les opérateurs NON, ET et OU des relations bien connues qui sont résumées dans le tableau suivant la figure 3.10 :



Figure 3.10. Opérateur OU, réalisé par la formation du maximum

а	b	c=(a)	c=ab	c=a+b
0	0	1	0	0
0	1	1	0	1
1	0	0	0	1
1	1	0	1	1

Lorsqu'on interprète les valeurs des variables a et b (qui ne peuvent être que 0 ou 1) comme valeurs de fonctions d'appartenance, on voit que les relations définissant les opérateurs de la logique floue restent aussi valables en logique classique. Cette dernière est donc un cas particulier de la logique floue. Il est plus judicieux d'affirmer que la logique floue est une extension de la logique classique, étant donné que celle-ci était connue et appliquée bien avant la logique floue.

Il est important de noter que les relations de la logique floue établies dans les paragraphes précédents restent valables si certaines variables sont déterministes (binaires). En effet, ces dernières peuvent être représentées par une fonction d'appartenance rectangulaire qui ne prend que les valeurs 0 et 1, comme on l'a déjà montré à la figure 3.1.

d- Autres réalisations pour les opérateurs ET et OU

Dans les paragraphes précédents, on a introduit la formation du minimum et du maximum pour réaliser les opérateurs ET et OU. Dans la plupart des cas, ces opérateurs donnent des résultats convenables, surtout pour le réglage et la commande par logique floue. Cependant, dans certaines circonstances, il peut être judicieux d'utiliser d'autres réalisations, soit pour simplifier le traitement numérique, soit pour mieux tenir compte des opérations floues [17].

L'exécution des opérateurs min et max par matériel est la plus simple possible. Par contre, l'exécution par logiciel de min et max sur ordinateur peut être plus lente que celle d'opérateurs ET et OU, réalisés par les opérations arithmétiques qui vont être décrites dans la section f.

De plus, la réalisation de l'opérateur ET par la formation du minimum est plutôt restrictive. Le résultat ne dépend que de l'une ou de l'autre fonction d'appartenance (celle qui a la valeur la plus petite) et ne tient pas compte de la valeur de l'autre fonction d'appartenance. De même, la réalisation de l'opérateur OU par la formation du maximum prend en considération une seule valeur (celle qui est la plus grande). Souvent, on aimerait disposer d'un certain effet de compensation, afin de tenir compte des valeurs des deux fonctions d'appartenance. Il s'agit en principe d'opérateurs «ET, mais» et «OU, mais» qui reproduisent mieux le raisonnement flou, typique dans le raisonnement humain [15].

e- Opérateurs ET et OU, réalisés par opérations arithmétiques

Souvent, l'opérateur ET est réalisé par la formation du produit appliqué aux fonctions d'appartenance, selon la relation

$$\mu_{c}(x) = \mu_{a}(x)\mu_{b}(x) \tag{3.11}$$

Il s'agit de l'opérateur produit.

Le résultat de cette opération est représenté à la figure 3.11. La fonction d'appartenance résultante est toujours inférieure ou égale à 1. Elle reste donc à l'intérieur de l'intervalle défini par $0 \le \mu \le 1$.

La règle de calcul peut être étendue à plus de deux termes dans le

produit lorsqu'il faut combiner trois ou plusieurs ensembles.

L'opérateur produit est souvent utilisé dans le domaine de réglage et de commande par logique floue comme alternative à l'opérateur minimum, ainsi on obtient une certaine simplification lors de l'élaboration numérique des inférences.

Par analogie, on peut réaliser l'opérateur OU par la formation de la somme des fonctions d'appartenance ou plus précisément par la *valeur moyenne*, à savoir

$$\mu_{c}(x) = \left[\mu_{a}(x) + \mu_{b}(x)\right]/2 \tag{3.12}$$

On parle alors de l'opérateur somme.

La figure 3.12. montre l'effet de cet opérateur. La somme est divisée par 2. En effet, il est fort possible que la somme $\mu_a(x) + \mu_b(x)$ dépasse le domaine admissible $0 <= \mu <= 1$. Afin que cette somme reste dans le domaine défini, on peut l'écrêter ou la normaliser. Lors de l'écrêtage à $\mu=1$, beaucoup d'information se perd et cette manière de procéder n'est pas recommandée. Lors de la normalisation, on multiplie la somme par un facteur inférieur à 1, de sorte que la fonction d'appartenance atteigne la valeur maximale 1. Une autre possibilité plus systématique consiste à diviser la somme par 2, comme effectué dans la définition. L'opérateur somme est souvent appliqué dans le cas du réglage et de la commande.

Dans ce cas aussi, il est possible d'étendre la règle de calcul à plusieurs termes. Il faut alors diviser la somme par le nombre de termes, afin d'obtenir une normalisation simple.



Figure 3.11. Opérateur ET, réalisé par la formation du produit



Figure 3.12. Opérateur OU, réalisé par la formation de la somme (valeur moyenne)

3.3 Conclusion

Ainsi, ont été présentés dans ce chapitre tous les ingrédients de la logique floue. Le chapitre 4 présentera comment utiliser ces ingrédients pour concevoir un régulateur pour le convertisseur considéré.

Chapitre 4

Réglage et commande par logique floue

4.1 Introduction

Le réglage et la commande des processus est un domaine d'application de la logique floue qui devient de plus en plus important. En effet, la logique floue permet d'obtenir des lois de réglage souvent très efficaces sans devoir faire des études théoriques approfondies. Par des inférences à plusieurs règles, il est possible de tenir compte des expériences acquises par les opérateurs d'un processus technique.

Ce chapitre présente les bases générales du réglage et de la commande par logique floue. On rappellera la structure et le procédé lors de la conception d'un réglage classique. Cela permettra alors de mettre en évidence les propriétés d'un réglage par logique floue. Comme on le verra, on peut distinguer trois blocs :

- fuzzification
- inférences
- deffuzification

qui sont décrits de manière approfondie dans le reste du chapitre [15].

4.2 Réglage classique

4.2.1. Structure d'un réglage avec régulateur classique

La figure 4.1. montre la structure d'un réglage avec régulateur classique.



Figure 4.1. structure d'un réglage classique.

Sur le système à régler S intervient d'une part la grandeur de commande u et d'autre part la grandeur de perturbation v. A la sortie apparaît la grandeur à régler y. La grandeur de commande u est fournie par l'organe de commande OCM commandé par le signal de commande u_{cm} . Celui-ci provient du régulateur classique RC sur lequel intervient l'erreur e qui est la différence entre la grandeur de consigne w et la grandeur à régler y.

4.2.2. Fonction de transfert d'un régulateur classique

Suivant les besoins imposés par le système à régler, le régulateur classique est une combinaison de plusieurs composantes. On distingue les composantes proportionnelle (P), intégrale (I), dérivée (D) et double dérivée (D2). Le régulateur classique a un comportement linéaire, sauf la limitation sur u_{cm} et la correction de la composante intégrale, qui sont

ajoutées à posteriori. Son comportement est en général décrit par une fonction de transfert.

$$G_R = \frac{u_{cm}(s)}{e(s)} \tag{4.1}$$

Par exemple, le régulateur PID possède la fonction de transfert

$$G_{R}(s) = \frac{(1+sT_{n})(1+sT_{v})}{sT_{i}}$$
(4.2)

avec la constante de temps d'intégration T_i et les dosages de la corrélation d'intégrale T_n et de dérivée T_v .

4.2.3. Procédure de conception d'un réglage classique

Les étapes principales à suivre lors de la conception d'un réglage classique sont représentées à la figure 4.2.

La première étape consiste en une analyse approfondie du système à régler, suivie de la modélisation par fonctions de transfert. Souvent, ces deux étapes sont très délicates et nécessitent beaucoup de temps. Parfois, il est même impossible de déterminer un modèle convenable. Le système à régler est en général décrit par des constantes de temps, parfois par une pulsation propre et un coefficient d'amortissement. On procède alors au choix et au dimensionnement du régulateur classique. Il est judicieux d'effectuer une simulation, soit hors ligne, soit en temps réel afin de vérifier le comportement dynamique du réglage, surtout en ce qui concerne l'influence de limitations et de corrections. Enfin, on passe à l'implantation (par matériel ou logiciel) du régulateur et aux tests sur l'installation.



Figure 4.2. Procédure de conception d'un réglage classique

Il est souvent nécessaire de retourner à une étape précédente pour améliorer les résultats obtenus.

4.2.4. Propriétés du réglage classique

Les propriétés essentielles d'un réglage classique sont les suivantes :

- mesure d'une seule grandeur, la grandeur à régler y (dans le cas d'un système monovariable);
- déduction de l'erreur *e*=*w*-*y*;
- comportement linéaire et dynamique du régulateur classique, suivant l'erreur;

- aptitude à régler convenablement des systèmes avec des constantes de temps ou avec un comportement oscillant bien amorti;
- nécessité d'une analyse et d'une modélisation approfondies du système à régler.
- Connaissance assez précise des paramètres du système à régler.

A noter qu'il existe des méthodes bien définies et d'application simple pour le dimensionnement des coefficients du régulateur.

4.3 Réglage par logique floue

4.3.1. Structure d'un réglage par logique floue

La figure 4.3. présente la structure d'un réglage par logique floue.



Figure 4.3. structure d'un réglage par logique floue.

Dans ce cas aussi, il y a le système à régler S et l'organe de commande OCM. Le régulateur par logique floue RLF fournit le signal de commande u_{cm} . Il reçoit à son entrée la grandeur de consigne w et une ou plusieurs grandeurs mesurées, réunies dans le vecteur y_M . Ce dernier contient en général la grandeur à régler y et, le cas échéant, d'autres grandeurs mesurées qui sont déterminantes pour saisir l'évolution dynamique du système à régler [15].

4.3.2. Configuration interne d'un régulateur par logique floue

Par opposition à un régulateur classique, le régulateur par logique floue ne traite pas une relation mathématique bien définie (algorithme de réglage), mais utilise des inférences à plusieurs règles, se basant sur des variables linguistiques. Ces inférences sont alors traitées par des opérateurs de la logique floue.

La figure 4.4. montre la configuration interne d'un régulateur par logique floue. On peut distinguer trois parties :

- fuzzification,
- inférence,
- defuzzification.



Figure 4.4. Configuration interne d'un régulateur par logique floue.

Le bloc *fuzzification* contient en général un traitement de données préliminaire, par exemple la formation de l'erreur e=w-y ou la détermination de la variation d'une certaine grandeur (différence entre deux instants d'échantillonnage). Ces grandeurs sont alors traitées par des variables linguistiques, ce qui nécessite leur définition par des fonctions d'appartenance. La fuzzification fournit une série de variables floues, réunies par le vecteur x.

Dans le bloc *inférence*, les valeurs des variables linguistiques sont liées par plusieurs règles qui doivent tenir compte du comportement statique et dynamique du système à régler ainsi que des buts de réglage envisagés. En particulier, le circuit de réglage doit être stable et bien amorti. On obtient ainsi une information floue pour la variable de sortie x_R du régulateur.

Puisque l'organe de commande doit être attaqué avec une valeur bien précise pour le signal de commande u_{cm} , il faut transformer la valeur floue en une valeur déterminée. Cela se fait dans le bloc *défuzzification*.

La fuzzification, les inférences et la défuzzification donnent une caractéristique non linéaire du régulateur par logique floue. Il s'agit souvent d'un avantage par rapport à un régulateur linéaire.

4.3.3. Procédure de conception d'un réglage par logique floue

La procédure à suivre lors de la conception d'un réglage par logique floue est assez différente de celle d'un réglage classique. La figure 4.5. en montre les étapes principales.

D'abord, il faut étudier le système à régler et en faire une description adéquate. Il ne s'agit pas d'une analyse proprement dite afin d'établir un modèle mathématique. On doit plutôt explorer le comportement du système à régler vis-à-vis des variations de la grandeur de commande et déterminer des grandeurs internes mesurables, caractéristiques du comportement dynamique. La description peut faire appel aux variables linguistiques, et être accompagnée d'une définition par fonctions d'appartenance. Si le système à régler est déjà existant, cette étude peut se faire par des mesures sur l'installation elle-même. Dans le cas contraire, il faut adapter des

52



Figure 4.5. Procédure de conception d'un réglage par logique floue

expériences obtenues avec des installations similaires. On passe alors à la détermination de la stratégie de réglage qui comprend la fuzzification, les inférences et la déffuzification. Après l'implantation, on fait des tests sur l'installation. Il est en général indispensable de modifier la stratégie de réglage de façon interactive en plusieurs passages, afin de trouver un comportement convenable. Cette modification est mise en évidence sur la figure 4.5. puisqu'il s'agit d'une étape importante dans la conception d'un réglage par logique floue [15].

A noter que dans le cas du réglage par logique floue, il n'est pas nécessaire d'établir un modèle. Si, pour un certain système à régler, il existe tout de même un modèle mathématique convenable, on peut l'utiliser pour tester et modifier la stratégie de réglage à l'aide d'une simulation numérique. Cela facilite évidemment la mise en service sur l'installation réelle.

4.3.4. Propriétés du réglage par logique floue

Les propriétés essentielles d'un réglage par logique floue peuvent être résumées de la manière suivante :

- mesure de plusieurs grandeurs : la grandeur à régler et d'autres grandeurs caractérisant le comportement dynamique du système à régler;
- comportement non linéaire sans dynamique;
- aptitude à régler convenablement surtout des systèmes à comportement dynamique compliqué, dont la modélisation est difficile, voire impossible;
- modélisation du système à régler superflue (pouvant tout de même être utile);
- connaissance approximative des paramètres à régler.

Il n'existe pas encore de méthodes précises pour la détermination de la stratégie de réglage. Cette dernière doit être trouvée par tâtonnement à l'aide de tests sur le système ou de simulations exhaustives.

4.4 Fuzzification

La fuzzification proprement dite consiste à définir les fonctions d'appartenance pour les différentes variables d'entrée et de sortie. On réalise ainsi le passage des grandeurs physiques (grandeurs déterminées) en variables linguistiques (variables floues) qui peuvent alors être traitées par les inférences.

54

Dans le cas du réglage par logique floue, on utilise en général des formes trapézoïdales et triangulaires pour les fonctions d'appartenance. Les grandeurs physiques X (par exemple erreur, dérivée approximative d'une grandeur ou d'autres grandeurs internes) sont réduites à des grandeurs normalisées x. On suppose que ces dernières varient normalement dans le domaine $-1 \le x \le 1$. Le facteur d'échelle entre x et X doit être choisi sur la base de l'étude du système de façon à ce que lors de petits phénomènes transitoires, le domaine admissible pour x ne soit dépassé.

Lors de grands phénomènes transitoires, le domaine admissible $-1 \le x \le 1$ sera dépassé. Il existe alors deux possibilités pour pallier cet inconvénient. La première solution est d'appliquer une limitation sur la valeur numérique à $|x| \le 1$ et définir les fonctions d'appartenance dans le domaine $-1 \le x \le 1$. Une autre solution consiste à prolonger les fonctions d'appartenance en dehors du domaine $-1 \le x \le 1$. Une limitation de la valeur numérique de *x* n'est alors pas nécessaire.

En général, on introduit pour une variable x trois, cinq ou sept ensembles, représentés par des fonctions d'appartenance, comme le montre la figure 4.6. Le nombre des ensembles dépend de la résolution et de l'intervention du réglage désirées. Une subdivision plus fine, c'est à dire plus de sept ensembles, n'apporte en général aucune amélioration du comportement dynamique du réglage par logique floue. Par contre, un tel choix compliquerait la formulation des règles d'inférence.

Les différents ensembles sont caractérisés par des désignations standards; la signification des symboles est donnée par le tableau qui suit la figure 4.6. :



Figure 4.6. Fuzzification avec trois, cinq et sept fonctions d'appartenance

Symbole	Signification		
NG	Négatif grand		
NM	Négatif moyen		
NP	Négatif petit		
ZE	Environ zéro		
PP	Positif petit		
PM	Positif moyen		
PG	Positif grand		

4.5 Inférence

La stratégie de réglage dépend essentiellement des inférences adoptées. Elles lient les grandeurs mesurées, qui sont les variables d'entrée x (transformées en variables linguistiques à l'aide de la fuzzification), à la variable de sortie x_R (voir figure 4.4). Cette dernière est également exprimée comme variable linguistique. Dans le cas du réglage par logique floue, il s'agit d'inférences à plusieurs règles [15].

La formulation concrète des inférences dépend évidemment du comportement statique et dynamique du système à régler et de l'organe de commande, ainsi que des buts de réglage envisagés. Il n'est pas possible d'indiquer des règles précises. L'expérience joue un rôle important. L'établissement des inférences peut avoir lieu itérativement par une modification de la stratégie du réglage (figure 4.5).

Il existe différentes possibilités d'exprimer les inférences. Pour les présenter, on considère notre convertisseur comme un système à régler avec deux variables d'entrée : eu et deu. La variable de sortie, qui est déterminée par l'inférence est $\Delta \alpha$.

• Description linguistique

SI (eu est environ zéro et deu est environ zéro),

ALORS ($\Delta \alpha$ égal environ zéro), OU

SI (eu est négatif petit et deu est négatif petit),

ALORS ($\Delta \alpha$ égal négatif moyen).

• Description symbolique

ou $\begin{vmatrix} SI & eu = ZE & et & deu = ZE & alors & \Delta a = ZE \\ SI & eu = NP & et & deu = NP & alors & \Delta a = NM \end{vmatrix}$

• Description par matrice d'inférence

eu/deu	NG	NP	ZE	PP	PG
NG					
NP		NM			
ZE			ZE		
PP					
PG					

4.5.1. Traitement numérique des inférences

Dans les inférences du régulateur par logique floue interviennent les opérateurs ET et OU. L'opérateur ET s'applique aux variables à l'intérieur d'une règle, tandis que l'opérateur OU lie les différentes règles. À cause de l'empiétement des fonctions d'appartenance, en général deux ou plusieurs règles sont activées en même temps. Ce fait doit être pris en considération lors de la réalisation de l'opérateur OU.

Une règle d'inférence est activée lorsque le facteur d'appartenance lié à la condition de cette règle est non nul.

Comme on l'a montré au chapitre précédant, il existe plusieurs possibilités pour réaliser ces opérateurs qui s'appliquent aux fonctions d'appartenance. On introduit alors la notion de méthode d'inférence. Elle détermine la réalisation des différents opérateurs dans une inférence, permettant ainsi un traitement numérique de cette dernière [15].

Pour le réglage par logique floue, on utilise en général une des méthodes suivantes :

- méthode d'inférence max-min,
- méthode d'inférence max-prod,
- méthode d'inférence somme-prod.

A partir de certaines valeurs pour les fonctions d'appartenance des variables d'entrée (données par la fuzzification à partir de valeurs déterminées des variables d'entrée), on obtient ainsi l'allure de la fonction d'appartenance de la variable de sortie. A cette fonction d'appartenance résultante, il faut appliquer la défuzzification afin d'obtenir une valeur déterminée pour la variable de sortie.

Dans ce qui suit, on va se contenter de décrire en détail la méthode d'inférence max-min qui est souvent utilisée en réglage par logique floue. Le principe des autres méthodes étant similaire.

4.5.2 Méthode d'inférence max-min

La méthode d'inférence max-min (à ne pas confondre avec l'opérateur min-max, présenté au chapitre précédant), réalise, au niveau de la condition, l'opérateur OU par la formation du maximum et l'opérateur ET par la formation du minimum. La conclusion dans chaque règle, introduite par ALORS, lie le facteur d'appartenance de la condition avec la fonction d'appartenance de la variable de sortie par l'opérateur ET, réalisé dans le cas présent par la formation du minimum. Enfin, l'opérateur OU qui lie les différentes règles est réalisé par la formation du maximum.

A noter que la désignation de la méthode d'inférence (max-min dans le cas présent) se rapporte à la réalisation de OU liant les règles (max) et de la réalisation de ALORS (min).

La figure 4.7. représente graphiquement le principe de la méthode d'inférence max-min.

A la condition de chaque règle est attribué un facteur d'appartenance qui dépend de la condition elle-même et des valeurs déterminées pour les variables d'entrée. Pour chaque règle, on obtient la fonction d'appartenance

59

partielle en appliquant la formation du minimum au facteur d'appartenance obtenu et à la fonction d'appartenance de la variable de sortie. La fonction d'appartenance résultante est obtenue en appliquant la formation du maximum aux fonctions d'appartenance partielles.



Figure 4.7. Méthode d'inférence max-min

4.6 Défuzzification

Comme on l'a vu dans 4.4, les méthodes d'inférence fournissent une fonction d'appartenance résultante pour la variable de sortie. Il s'agit donc d'une information floue. Étant donné que l'organe de commande nécessite un signal de commande précis à son entrée, il faut prévoir une transformation de cette information floue en une information déterminée. Cette transformation est appelée défuzzification [15]. De plus, on doit
souvent prévoir un traitement du signal et une conversion numérique analogique.

Il existe plusieurs méthodes de défuzzification dont les plus utilisées sont :

- défuzzification par centre de gravité,
- défuzzification par maximum.

4.6.1 Défuzzification par centre de gravité

La méthode de défuzzification la plus utilisée est celle de la détermination du centre de gravité de la fonction d'appartenance résultante. Dans ce contexte, il suffit de calculer l'abscisse $\Delta \alpha$ du centre de gravité de la fonction d'appartenance résultante de l'inférence. La figure 4.8. montre ce principe de la défuzzification.



Figure 4.8. Principe de la défuzzification par centre de gravité

L'abscisse du centre de gravité peut être déterminée à l'aide de la relation générale :

$$\Delta a = \frac{\int_{-1}^{1} \mu_{\Delta a} \cdot \Delta a. d\Delta a}{\int_{-1}^{1} \mu_{\Delta a}. d\Delta a}$$
(4.3)

L'intégrale au dénominateur donne la surface, tandis que l'intégrale au numérateur correspond au moment de la surface.

L'abscisse $\Delta \alpha$ du centre de gravité forme ainsi le signal de sortie qui, en général, doit être soumis à un traitement.

La détermination de $\Delta \alpha$ nécessite une envergure de calcul assez importante, surtout pour l'exécution en temps réel.

4.6.2 Défuzzification par valeur maximale

La défuzzification par centre de gravité exige en général un calcul assez important. Par conséquent, il sera utile de disposer d'une méthode de défuzzification plus simple. Quelquefois, on fait appel à la méthode par valeur maximale. La figure 4.9 montre le principe de cette méthode.



Figure 4.9. Principe de la défuzzification par valeur maximale

Comme signal de sortie $\Delta \alpha$, on choisit l'abscisse de la valeur maximale de la fonction d'appartenance résultante, comme le montre la figure 4.8.

Lorsque la fonction d'appartenance résultante est écrêtée, il y a tout un intervalle de valeurs qui peuvent être utilisées. Afin d'éviter cette indétermination, on prend la moyenne des abscisses du maximum.

Cependant cette méthode présente un grand inconvénient : le signal de sortie change brusquement si la dominance change d'une fonction d'appartenance partielle à une autre. Ce comportement discontinu provoque des à coups sur le signal de commande et conduit à un mauvais fonctionnement d'un circuit de réglage. Par conséquent, cette méthode de défuzzification n'est pas recommandée pour un réglage par logique floue.

4.7 Conclusion

Dans ce chapitre, les principales méthodes utilisées pour concevoir un régulateur à base de logique floue ont été présentées. D'autres méthodes pour la fuzzification, l'inférence et la défuzzification existent mais sont moins utilisées. Elles sont surtout utilisées pour répondre à des problèmes de commande aux exigences spécifiques. Dans le chapitre suivant, on va appliquer les ingrédients du présent chapitre au régulateur destiné à la commande du hacheur abaisseur.

Chapitre 5

Conception du régulateur par logique floue pour le convertisseur CC/CC

5.1 Introduction

La conception du régulateur par logique floue est une tâche assez simple mais assez longue. En effet, tous les paramètres du régulateur sont fixés de façon empirique et sont ensuite ajustés après des simulations effectuées sur le système. Cette opération est répétée jusqu'à l'obtention des résultats escomptés. Ceci dit, le système à régler et le concepteur du régulateur sont supposés répondre à certaines conditions nécessaires pour entreprendre une méthode de réglage basée sur la logique floue. Les plus importantes sont :

- Le système doit être observable et contrôlable : l'état, les variables d'entrée et de sortie sont toujours disponibles pour l'observation, la mesure et le calcul.
- Il doit y avoir une certaine connaissance du système basée sur l'expérience, le sens commun, l'intuition, le modèle analytique ou une série de données entrée/sortie mesurées.

- **3.** Le concepteur doit chercher une «assez bonne solution » et non nécessairement la solution optimale.
- **4.** Le concepteur va concevoir un régulateur qui correspond au mieux de sa connaissance et dans une plage acceptable de précision.
- 5. Les problèmes de stabilité et d'optimisation restent des problèmes ouverts dans la conception des régulateurs par logique floue.

Les paragraphes suivants présentent la procédure pour obtenir une surface de réglage à partir des approximations faites sur les règles d'inférence SI-ALORS pour le convertisseur CC/CC utilisé pour ce travail [17].

5.2. Conception du régulateur par logique floue pour le convertisseur CC/CC

Comme on se l'est fixé au début, la tâche du régulateur à concevoir est de réguler la tension à une référence donnée et surtout il doit agir aussi bien en mode de conduction continu qu'en mode de conduction discontinu.

Le premier pas de la conception du régulateur par logique floue est le choix des variables d'entrées [15]. L'erreur de tension et sa variation seront utilisées pour que le régulateur assume les fonctions proportionnelle et dérivée. De là, le régulateur proposé aura deux variables d'entrée:

1) L'erreur de tension de sortie eu,

2) La variation de l'erreur de tension deu.

La variation de l'erreur peut être calculée à chaque pas d'échantillonnage comme étant $deu_k = eu_k - eu_{k-1}$ comme on peut utiliser un retard multiple entier du pas d'échantillonnage tel que $deu_k = eu_k - eu_{k-n}$ [9].

Pour la sortie du régulateur, deux possibilités sont sondées. La première est le choix comme variable de sortie du changement $\Delta \alpha$ à apporter au rapport cyclique tel qu'à chaque pas d'échantillonnage $\alpha_k = \alpha_{k-1} + \Delta \alpha_k$. En la transformant sous la forme d'une fonction de transfert numérique, cette action progressive équivaut à $\frac{\alpha}{\Delta \alpha} = \frac{z}{z-1}$ et donc à une action intégrale qui permet d'éliminer l'erreur statique [11]. Le choix du rapport cyclique α comme sortie aurait nécessité que la tension d'entrée soit parfaitement constante et que le convertisseur ne subisse pas de variations de paramètres à défaut de quoi une erreur statique subsisterait. Pour pallier cet inconvénient, l'ajout en parallèle avec le régulateur par logique floue d'un intégrateur digital est proposé. Cette configuration constitue la deuxième possibilité pour le choix de la variable de sortie.

Dans ce qui suit, la configuration qui correspond à la première possibilité sera nommée régulateur par logique floue avec intégrateur série alors que la deuxième possibilité sera nommée régulateur avec intégrateur parallèle. Les figures 5.1 et 5.2 montrent les schémas blocs de ces deux configurations.

5.2.1 Fonctions d'appartenance

Les ensembles flous doivent être définis pour chaque variable d'entrée ou de sortie. Les variables d'entrée sont les mêmes pour les deux configurations de l'intégrateur série et de l'intégrateur parallèle dont les schémas blocs sont présentés dans les figures 5.1 et 5.2. La figure 5.3 montre les fonctions d'appartenance adoptées pour eu, deu. Pour eu et deu, cinq ensembles ont été définis: NG (négative grande), NP



Figure 5.1 schéma bloc de la configuration de l'intégrateur série



Figure 5.2. schéma bloc de la configuration de l'intégrateur parallèle

(négative petite), ZE (nulle), PP (positive petite) et PG (positive grande) [11]. Comme on peut le remarquer sur les figures 5.3 et 5.4, toutes les fonctions sont définies sur un intervalle normalisé [-1,1] ce qui nécessitera l'utilisation de facteurs d'échelle pour chaque variable.



Figure 5.3. Fonctions d'appartenance de eu, deu

Pour la variable de sortie, comme on l'a mentionné précédemment, elle dépend de la configuration choisie : dans le cas de la configuration de l'intégrateur série, la variable de sortie est $\Delta \alpha$ alors que dans le cas de la configuration de l'intégrateur parallèle, la variable de sortie est le rapport cyclique lui-même. Dans les deux cas, sept ensembles ont été définis pour donner plus de finesse au réglage: NG (négative grande), NM (négative moyenne), NP (négative petite), ZE (nulle), PP (positive petite) PM (positive moyenne) et PG (positive grande) [9]. Ceci permettra la définition de plusieurs règles d'inférence selon le point d'opération rendant ainsi plus efficace l'action de correction. La figure 5.4 montre la fonction d'appartenance choisie pour la variable de sortie.



Figure 5.4. Fonctions d'appartenance de la variable de sortie (α ou $\Delta \alpha$)

5.2.2 Règles d'inférence

Les règles d'inférence sont obtenues en analysant le comportement du convertisseur. Dans leur formulation, on doit considérer le fait que l'utilisation de plusieurs règles suivant les différents points d'opération améliore les performances du régulateur surtout en termes de réponse dynamique et de robustesse. On a choisi de déterminer les règles en supposant que le régulateur accomplit les actions proportionnelle et dérivée tel que pour la configuration de l'intégrateur série:

$$\frac{\Delta\alpha(z)}{eu(z)} = k_p + k_d \cdot (1 - z^{-1})$$
(5.1)

Ce qui donne :

$$\Delta \alpha_k = k_p \cdot e u_k + k_d \cdot d e u_k \tag{5.2}$$

alors que pour la configuration de l'intégrateur parallèle, on a :

$$\frac{\alpha(z)}{eu(z)} = k_p + k_d \cdot (1 - z^{-1})$$
(5.3)

Ce qui donne :

$$\alpha_k = k_p \cdot eu_k + k_d \cdot deu_k \tag{5.4}$$

En mettant les facteurs k_p et k_d à 1 pour pouvoir pondérer les deux actions, on peut déterminer les règles d'inférence en donnant à *eu* et *deu* non pas des valeurs numériques mais les valeurs que prennent les variables linguistiques *eu* et *deu* c'est-à-dire les ensembles des fonctions d'appartenance. Pour ce faire, on doit établir des règles de calcul :

pour les variables de signe différent :
 grand + grand = zéro

grand + petit = moyen (avec le signe dominant de grand) petit + petit = zéro

Ainsi les différentes règles utilisées dans notre cas sont données ciaprés :

1- SI eu = NG et deu = NG et iL = NORM alors $\Delta a = NG$ 2- SI eu = NG et deu = NP et iL = NORM alors $\Delta a = NG$ 3- SI eu = NG et deu = ZE et iL = NORM alors $\Delta a = NG$ 4- SI eu = NG et deu = PP et iL = NORM alors $\Delta a = NM$ 5- SI eu = NG et deu = PG et iL = NORM alors $\Delta a = ZE$ 6- SI eu = PG et deu = NG et iL = NORM alors $\Delta a = ZE$ 7- SI eu = PG et deu = NP et iL = NORM alors $\Delta a = PM$ 8- SI eu = PG et deu = ZE et iL = NORM alors $\Delta a = PG$ 9- SI eu = PG et deu = PP et iL = NORM alors $\Delta a = PG$ 10- SI eu = PG et deu = PG et iL = NORM alors $\Delta a = PG$ 11- SI eu = NP et deu = NG et iL = NORM alors $\Delta a = NG$ 12- SI eu = NP et deu = NP et iL = NORM alors $\Delta a = NM$ 13- SI eu = NP et deu = ZE et iL = NORM alors $\Delta a = NP$ 14- SI eu = NP et deu = PP et iL = NORM alors $\Delta a = ZE$ 15- SI eu = NP et deu = PG et iL = NORM alors $\Delta a = PM$ 16- SI eu = PP et deu = NG et iL = NORM alors $\Delta a = NM$ 17- SI eu = PP et deu = NP et iL = NORM alors $\Delta a = ZE$ 18- SI eu = PP et deu = ZE et iL = NORM alors $\Delta a = PP$ 19- SI eu = PP et deu = PP et iL = NORM alors $\Delta a = PM$ 20- SI eu = PP et deu = PG et iL = NORM alors $\Delta a = PG$ 21- SI eu = ZE et deu = NG et iL = NORM alors Δa = NG

22- SI eu = ZE et deu = NP et iL = NORM alors $\Delta a = NP$ 23- SI eu = ZE et deu = ZE et iL = NORM alors $\Delta a = ZE$ 24- SI eu = ZE et deu = PP et iL = NORM alors $\Delta a = PP$ 25- SI eu = ZE et deu = PG et iL = NORM alors $\Delta a = PG$

On aurait pu déterminer les règles d'inférence en se basant sur une connaissance superficielle du convertisseur du genre que la tension de sortie est proportionnelle au rapport cyclique. Ainsi, ces mêmes règles peuvent être obtenues à partir des règles linguistiques suivantes:

- a) Si l'erreur est grande (positive ou négative), l'action doit être grande pour assurer une réponse rapide (règles N° 1-2-3-4-7-8-9-10) sauf si l'erreur a tendance à regagner zéro rapidement alors l'action doit être moyenne pour éviter des dépassements trop grands (règles N° 5-6).
- b) Si l'erreur est petite (positive ou négative), l'action dépendra de la variation de l'erreur. Une erreur qui a tendance à s'éloigner rapidement de zéro doit entraîner une action vigoureuse, par contre une erreur qui a tendance à s'approcher rapidement de zéro doit entraîner une action contraire pour éviter les dépassements (règles N° 11-12-13-14-15-16-17-18-19-20).
- c) Si l'erreur est nulle, l'action doit avoir la même force que la variation pour prévenir les dépassements et surtout les oscillations (règles N° 21-22-23-24-25).

On peut remarquer que ces règles d'inférence sont définies pour différentes zones d'opération. a) correspond à des variations grand signal alors que b) et c) correspondent à des variations petit signal.

5.2.3 Facteurs d'échelle

Les valeurs des variables d'entrées du régulateur doivent être normalisées pour qu'une action correcte et prévisible en résulte. La variable de sortie doit être, elle aussi, dénormalisée [9]. Les facteurs d'échelle seront donc au nombre de 3 : K_{eu} , K_{deu} et $K_{\Delta\alpha}$ ou K_{α} selon la configuration considérée.

Pour la configuration de l'intégrateur série, les valeurs des différents facteurs d'échelle seront déterminées de la façon suivante : Puisque la valeur maximale de l'erreur de tension au démarrage est égale à Vref, K_{eu} prendra la valeur 1/Vref. K_{deu} doit être ajusté suivant le retard utilisé pour le calcul de la variation de l'erreur de façon à ce que sa valeur normalisée pendant le démarrage soit moyenne. Ceci assurera une meilleure rapidité pendant le démarrage sans provoquer de dépassement. K_{$\Delta\alpha$} doit être ajusté de façon à donner une réponse dynamique la plus optimale possible. Un K_{$\Delta\alpha$} trop grand correspondrait à une action proportionnelle exagérée et donnera lieu à des oscillations alors qu'un K_{$\Delta\alpha$} très petit ralentira la réponse du système [11]. Pour notre cas K_{deu} est fixé à 1 et K_{$\Delta\alpha$} à 0.05.

Pour la configuration de l'intégrateur parallèle, les facteurs agissent sur la pondération des actions dérivée et proportionnelle. À la sortie du régulateur on utilisera plutôt un offset de 0.5 et un facteur de 0.5 pour ramener α de l'intervalle [-1,1] à l'intervalle [0,1], mais il n'y a pas de facteur d'échelle proprement dit puisque la variable de sortie du régulateur et la grandeur de commande qui est le rapport cyclique α sont du même ordre de grandeur. K_{eu} est fixé à 1 et K_{deu} à 1.

A noter que pour cette configuration là, il y a un autre facteur qui doit être fixé, c'est celui de l'intégrateur. L'idéal serait que ce facteur soit égal à 1 pour simplifier les opérations de calcul au niveau de l'implantation pratique mais il faudra aussi qu'il élimine l'erreur statique sans trop provoquer d'oscillations. Après des simulations exhaustives, ce facteur qu'on notera K_i sera fixé à 0.1

Le chapitre 5 présente les outils de simulation utilisés pour fixer les paramètres du régulateur. Il faut noter que les valeurs sus-citées pour les différents paramètres sont obtenues après des simulations exhaustives jusqu'à obtention des résultats escomptés ou suffisamment précis pour être acceptés.

5.3. Conclusion

Les principaux inconvénients de la configuration de l'intégrateur série sont dus au choix du changement du rapport cyclique $\Delta\alpha$ comme variable de sortie du régulateur. En effet, puisque le changement du rapport cyclique $\Delta\alpha$ est apporté à chaque période de commutation, son facteur d'échelle dépend de la fréquence de commutation. Pour éviter les dépassements et les oscillations, le facteur d'échelle tend à diminuer avec la fréquence et est très petit par rapport à l'ordre de la variable de commande qui est le rapport cyclique α [0,1] (pour 10 KHz il est fixé à 0.05). Ceci va affecter le temps de réponse puisque plusieurs périodes sont nécessaires pour ramener la tension aux alentours de sa valeur de référence. Aussi, puisque le rapport cyclique est représenté sur huit bits dans l'implantation proposée, la valeur maximale de la variable de sortie est si

73

faible qu'elle occupe uniquement 3 des 8 bits disponibles dans un mot de l'EPROM. Ainsi, les mots de l'EPROM sont sous-utilisés. Un autre problème est qu'autour du régime permanent, les valeurs de la variable de sortie vont être mises à zéro par l'effet de quantification ce qui va augmenter l'ondulation.

Pour la configuration de l'intégrateur parallèle, les principaux avantages sont dus au choix du rapport cyclique α_1 comme variable de sortie du régulateur. En effet, puisque la variable de sortie (rapport cyclique α_1) et la variable de commande (rapport cyclique α) ont le même ordre de grandeur [0,1], elles peuvent être représentées sur le même nombre de bits (8 bits dans notre cas) et aucun facteur d'échelle n'est alors requis. Ainsi, théoriquement, il n'y a aucune dépendance de la fréquence et donc aucune limite en fréquence. Aussi, le temps de réponse, les dépassements et les oscillations seront considérablement améliorés puisqu'une seule période de commutation est nécessaire pour ramener la tension de sortie aux alentours de sa valeur de référence. L'utilisation des mots de l'EPROM est optimisée puisque les valeurs maximales de la variable de contrôle et de la variable de sortie du régulateur sont les mêmes. Autour du régime permanent, l'intervalle des valeurs de la variable de sortie mises à zéro par l'effet de quantification est rétréci ce qui diminue l'ondulation de la tension de sortie. En somme, les performances du régulateur ont été améliorées, le coût et la taille réduits ce qui nous permet d'avancer que ce régulateur ne présente pas d'inconvénient majeur.

Chapitre 6

Simulation et résultats

6.1. Introduction

La simulation représente une étape importante dans le processus de conception d'un régulateur par logique floue si ce n'est la plus importante. En effet, la conception du régulateur consistant principalement en le choix des règles d'inférences et des facteurs d'échelle, il n'existe pas de méthode mathématiquement précise pour les fixer et la conception se fait par le processus essai-erreur jusqu'à l'obtention de résultats satisfaisants. Dans notre cas, l'outil de simulation utilisé a beaucoup simplifié le travail puisqu'il est dédié à la logique floue. En effet, l'environnement MATLAB-FUZZY TOOLBOX permet de fixer les paramètres du régulateur et de l'insérer dans l'environnement SIMULINK pour être testé. Les paramètres sont ensuite changés selon la réponse obtenue jusqu'à l'obtention d'une réponse satisfaisante.

6.2. Simulation

Le régulateur par logique floue décrit dans le chapitre précédent a été implanté dans l'environnement MATLAB-FUZZY TOOLBOX [5] qui est un

outil très interactif. Il permet, sans difficulté majeure, de définir les variables d'entrées et de sortie, leurs fonctions d'appartenance et les règles d'inférence comme il permet la visualisation de la courbe de gain caractéristique et de l'exécution des règles d'inférences (voir annexe). Le modèle réalisé sur MATLAB-FUZZY TOOLBOX est ensuite inséré dans l'environnement MATLAB-SIMULINK pour faire partie des modèles globaux de simulation donnés par les figures 6.1. et 6.2. correspondant respectivement aux configurations de l'intégrateur série et de l'intégrateur parallèle. La période d'échantillonnage choisie ainsi que le retard choisi pour le calcul de la variation de l'erreur est 100 µs, ce qui correspond à la durée d'une période de commutation du convertisseur. Le problème de stabilité dû à l'utilisation d'une période d'échantillonnage égale à celle de commutation ne se pose pas puisque la composante continue dans le signal est largement supérieure aux composantes en hautes fréquences et c'est cette composante qui est concernée par la régulation. Le choix fait pour la période d'échantillonnage assurera le relevé de l'évolution de l'erreur à chaque période. Dans le cas de la configuration de l'intégrateur série, le changement du rapport cyclique est apporté à chaque pas d'échantillonnage pour assurer une rapidité de réaction du système.

6.3. Résultats de la simulation

6.3.1 Résultats de la configuration de l'intégrateur série

Les figures 6.3, 6.4, 6.5, 6.6, 6.7, 6.8, 6.9 et 6.10 montrent respectivement la réponse de la tension Vc et du courant iL du convertisseur, pour le cas de la configuration de l'intégrateur série, au démarrage, à une perturbation sur la résistance de charge de 4 à 2Ω et vice versa, à un changement de consigne de 5 à 7.5V et vice versa, à une variation de la tension d'alimentation de 10 à 12V et vice versa et à un passage du mode de conduction continu au mode de conduction discontinu (charge variant de 4 à 160Ω).

6.3.2 Résultats de la configuration de l'intégrateur parallèle

Les figures 6.11, 6.12 et 6.13 montrent respectivement la réponse de la tension Vc et du courant iL du convertisseur, pour le cas de la configuration de l'intégrateur parallèle, au démarrage, à une perturbation sur la résistance de charge de 4 à 160 Ω et vice versa. Nous nous sommes contentés de montrer ces simulations puisqu'ils représentent le cas extrême pour les perturbations et mettent donc bien en évidence les avantages de cette configuration par rapport à la première.







Figure 6.3. Réponse du convertisseur à un échelon de tension
1 : tension de sortie du convertisseur
2 : courant dans l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à un échelon de tension d'entrée Vin avec une tension de référence de 5V. En appliquant l'échelon, la tension de sortie accomplit un temps de montée à 90% de 1.6 ms, le dépassement est 0% puisque la tension de sortie ne dépasse pas la barre des 5V. Il y a aussi présence d'oscillations mais le temps de stabilisation à 2% est d'à peu prés 7ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V. Ce taux est dû en majorité à l'action régulatrice du contrôleur autour de la tension de référence.



Figure 6.4. Réponse du convertisseur à une variation de la résistance de charge de 4Ω à 2Ω
1 : tension de sortie du convertisseur
2 : courant dans l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 4Ω à 2Ω avec une tension de référence de 5V. En appliquant la perturbation, la tension de sortie accomplit un dépassement de 1.3 V soit un pourcentage de 26% ce qui est assez important et peu acceptable dans certaines applications sensibles aux variations de la tension. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 3.7ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.

81



Figure 6.5. Réponse du convertisseur à une variation de la résistance de charge de 2Ω à 4Ω 1 : tension de sortie du convertisseur 2 : courant dans l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 2Ω à 4Ω avec une tension de référence de 5V. En appliquant la perturbation, la tension de sortie accomplit un dépassement de 1.6 V soit un pourcentage de 32% ce qui est assez important et peu acceptable dans certaines applications sensibles aux variations de la tension. La présence d'oscillations est beaucoup plus important et le temps de stabilisation à 2% est d'à peu prés 6.8ms ce qui est assez lent puisque très proche du temps de montée à 90%.



Figure 6.6. Réponse du convertisseur à une variation de la tension d'alimentation de 10V à 12V 1 : tension d'alimentation 2 : tension de sortie du convertisseur

Cette figure montre la réponse de la tension Vc à une variation de la tension d'alimentation de 10V à 12V avec une tension de référence de 5V. Cette variation correspond aux conditions posées dans le cahier des charges à l'introduction de ce travail. En appliquant la variation, la tension de sortie accomplit un dépassement de 0.7V soit un pourcentage de 14% ce qui est à la limite de l'acceptable. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 6ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.



Figure 6.7. Réponse du convertisseur à une variation de la tension d'alimentation de 12V à 10V 1 : tension d'alimentation 2 : tension de sortie du convertisseur

Cette figure montre la réponse de la tension Vc à une variation de la tension d'alimentation de 12V à 10V avec une tension de référence de 5V. Cette variation correspond aux conditions posées dans le cahier des charges à l'introduction de ce travail. En appliquant la variation, la tension de sortie accomplit un dépassement de 0.7V soit un pourcentage de 14% ce qui est à la limite de l'acceptable. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 6ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.



Cette figure montre la réponse de la tension Vc à une variation de la tension de consigne de 5V à 7.5V. En appliquant la variation, la tension de sortie poursuit la consigne avec un temps de montée à 90% de 3.2ms. Il n'y a pas de dépassement et la réponse est similaire à celle obtenue pour l'échelon de tension d'entrée. Il y a présence de moins d'oscillations que pour les perturbations de charge et le temps de stabilisation à 2% est d'à peu prés 6ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui est très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.



Cette figure montre la réponse de la tension Vc à une variation de la tension de consigne de 7.5V à 5V. En appliquant la variation, la tension de sortie poursuit la consigne avec un temps de montée à 90% de 3.2ms. Il n'y a pas de dépassement et la réponse est similaire à celle obtenue pour l'échelon de tension d'entrée. Il y a présence de moins d'oscillations que pour les perturbations de charge et le temps de stabilisation à 2% est d'à peu prés 6ms. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2% ce qui est très acceptable. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.



(passage du mode de conduction continue au mode de conduction discontinue)

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 4Ω à 160Ω avec une tension de référence de 5V. Ceci correspond au passage du mode de conduction continue au mode de conduction discontinue ce qui représente l'avantage majeur du régulateur par logique floue. En appliquant la perturbation, la tension de sortie accomplit un dépassement est 2.2 V soit un pourcentage de 44% ce qui est assez important et peu acceptable dans certaines applications sensibles aux variations de la tension. La présence d'oscillations est beaucoup plus importante que dans tous les autres cas et le temps de stabilisation à 2% est d'à peu prés 3ms.



Cette figure montre la réponse de la tension Vc et du courant iL à un échelon de tension d'entrée Vin avec une tension de référence de 5V. En appliquant l'échelon, la tension de sortie accomplit un temps de montée à 90% de 0.7ms, ce qui est plus rapide que la première réponse. C'est justement cette rapidité qui conduit à un dépassement de 4%. Ceci est dû à l'action PD vigoureuse du régulateur dans le cas de la configuration de l'intégrateur parallèle. Il y a peu d'oscillations mais le temps de stabilisation à 2% est assez lent et il est de l'ordre de 20 ms. L'erreur statique est aux alentours de 0.3V, soit un pourcentage de 6%. Le taux d'ondulation est de 1%, soit des oscillations dans une fenêtre de 0.05V.





Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 4Ω à 160Ω avec une tension de référence de 5V. Ceci correspond au passage du mode de conduction continue au mode de conduction discontinue. En appliquant la perturbation, la tension de sortie accomplit un dépassement est 0.8V soit un pourcentage de 16% ce qui est très satisfaisant comme résultat. Les oscillations sont pratiquement absentes grâce à l'action du régulateur par logique floue et le temps de stabilisation à 2% est d'à peu prés 8ms.





Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 160 Ω à 4 Ω avec une tension de référence de 5V. Ceci correspond au passage du mode de conduction discontinue au mode de conduction continue. En appliquant la perturbation, la tension de sortie accomplit un dépassement est 0.8V soit un pourcentage de 16% ce qui est très satisfaisant comme résultat. Les oscillations sont pratiquement absentes grâce à l'action du régulateur par logique floue et le temps de stabilisation à 2% est d'à peu prés 8ms.

6.4 Conclusion

Il est évident que les résultats de la première configuration présentent beaucoup d'insuffisances. D'abord le temps de réponse est assez long et équivaut au double du temps de réponse en boucle ouverte. Ceci est dû principalement à l'intégrateur série qui bloque quasiment l'action proportionnelle dérivée. Ce blocage influence non seulement les temps de réponse mais aussi les oscillations et les dépassements. En jouant davantage sur les règles d'inférence utilisées, les réponses ne s'amélioreront pas de façon significative. Remarquons que quand l'intégrateur est mis en parallèle avec le régulateur par logique floue dans la configuration de l'intégrateur parallèle au lieu d'être en série, l'action proportionnelle dérivée devient plus vigoureuse et se répercute sur le temps de réponse qui devient un peu moins que celui en boucle ouverte, sur les oscillations qui sont ostensiblement amorties et sur les dépassements qui sont visiblement réduits. Il faut remarquer aussi que les dépassements mal atténués lors du passage de la conduction continue à la conduction discontinue (fig.6.10) dans le cas de la configuration de l'intégrateur série influence davantage les temps de réponse en les rendant plus long. Ceci est dû au fait que l'action du régulateur atteint sa valeur minimale et la diminution de la tension de sortie est limitée uniquement par la constante de temps RC de la décharge du condensateur dans la résistance de charge.

Chapitre 7

Réalisation pratique et résultats expérimentaux

7.1. Introduction

Après la conception et la simulation du régulateur par logique floue pour le convertisseur CC/CC, l'étape de la validation expérimentale s'impose. Le but principal de cette étape est surtout de prouver la faisabilité de ce type de réglage, ce qui implique que dans une première approche, les problèmes de taille du circuit, de nombre de composants et de coût n'importent pas trop. Dans une deuxième approche, ces critères sont pris en compte et un autre circuit plus optimisé est proposé pour diminuer le coût et l'encombrement du circuit.

7.2. Implantation de la configuration de l'intégrateur série

La solution adoptée pour la réalisation pratique de la configuration de l'intégrateur série consiste à implanter les valeurs du changement du rapport cyclique $\Delta \alpha$ dans une EPROM 64K adressée par les

conversions numériques sur 8 bits des variables d'entrée eu et deu. La troisième variable d'entrée i_L est évincée pour limiter la taille de l'EPROM et simplifier l'implantation de la matrice $\Delta \alpha$. Le convertisseur étant supposé opérant dans les limites normales du courant. Le choix de cette solution s'explique par le fait qu'elle est bien adaptée au réglage des convertisseurs opérant en haute fréquence (> 10 kHz) car le temps de réponse correspond juste au temps nécessaire pour l'adressage et la conversion, contrairement aux implantations utilisant un microcontrôleur ou un DSP qui nécessitent des temps de calcul trop élevés (env. 250 µs) [9]. Le schéma général de la réalisation est donné par la figure 7.1. Le bloc d'entrée convertit l'erreur de tension [-5V,5V] en une tension [0V,5V] qui est ensuite convertie par un CAN en un mot de huit bits qui constitue la première moitié de l'adresse de l'EPROM. Ce mot est verrouillé par le LATCH(1) pour être soustrait au prochain coup d'horloge au nouveau mot par les ALU(74181) 1 et 2. Le résultat de cette soustraction constitue la deuxième moitié de l'adresse de l'EPROM. La donnée fournie par l'EPROM $\Delta \alpha$ est additionnée par les ALU(74181) 3 et 4 au mot verrouillé par le circuit de verrouillage LATCH(2) représentant l'ancien rapport cyclique. Le résultat de cette somme est le rapport cyclique à convertir par le CNA pour attaquer le bloc PWM de sortie.

7.3. Résultats expérimentaux

Les résultats expérimentaux ont été obtenus en injectant les mêmes perturbations que celles injectées en simulation. La figure 7.2 montre la réponse au démarrage. Le régime transitoire dure approximativement 8 ms,



Figure 7.1. Schéma bloc du circuit pratique de la configuration de l'intégrateur série.

il correspond au double du temps de réponse du convertisseur en boucle ouverte. Ceci est l'un des plus grands inconvénients de l'intégrateur série.

La tension de sortie atteint la valeur de 4.98 en régime permanent ce qui donne une erreur statique de 0.4%. L'ondulation en régime permanent est à peu près 65mV ce qui représente 1.3%. La figure 7.3 montre une perturbation de charge dont le régime transitoire dure approximativement 12 ms. Nous pouvons conclure que les résultats donnent une bonne concordance entre la simulation et les résultats expérimentaux qui sont dans les limites en vigueur.





La tension de sortie accomplit un temps de montée à 90% de 2ms, le dépassement est 33%. Cette différence avec la simulation est due aux limitations de l'implantation pratique utilisant une table précalculée. Il y a aussi présence de moins d'oscillations qu'en simulation mais le temps de stabilisation à 2% est d'à peu prés 9ms. L'erreur statique est aux alentours de 0.2V, soit un pourcentage de 4% ce qui très acceptable. Le taux d'ondulation est de 1.3%, soit des oscillations dans une fenêtre de 65mV. Ce taux est dû en majorité à l'action régulatrice du contrôleur autour de la tension de référence.



Figure 7.3. Réponse du convertisseur à une variation de la résistance de charge de 4Ω à 2Ω
1 : tension de sortie du convertisseur
2 : courant dans l'inductance

La réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 4Ω à 2Ω donne un dépassement de 1.3 V soit un pourcentage de 26% ce qui est assez important et peu acceptable dans certaines applications sensibles aux variations de la tension. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 9ms. La tension de sortie en régime permanent est de 4.98 et donc une erreur statique de 0.02V, soit un pourcentage de 4% ce qui très acceptable. Le taux d'ondulation est de 1.3%, soit des oscillations dans une fenêtre de 0.05V.




Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 2Ω à 4Ω . En appliquant la perturbation, la tension de sortie accomplit un dépassement de 2.8 V soit un pourcentage de 60% ce qui est assez important et pas acceptable dans certaines applications sensibles aux variations de la tension. La présence d'oscillations est beaucoup plus importante et le temps de stabilisation à 2% est d'à peu prés 22ms ce qui est très lent par rapport aux prévisions faites en simulation.





Cette figure montre la réponse de la tension Vc à une variation de la tension d'alimentation de 10V à 12V. Cette variation correspond aux conditions posées dans le cahier des charges à l'introduction de ce travail. En appliquant la variation, la tension de sortie accomplit un dépassement est 0.9V soit un pourcentage de 18%. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 9ms. L'erreur statique est de 0.2V, soit un pourcentage de 4% ce qui très acceptable. Le taux d'ondulation est de 1.3%.





Cette figure montre la réponse de la tension Vc à une variation de la tension d'alimentation de 12V à 10V. Cette variation correspond aux conditions posées dans le cahier des charges à l'introduction de ce travail. En appliquant la variation, la tension de sortie accomplit un dépassement de 0.4V soit un pourcentage de 8% ce qui est à la limite de l'acceptable. Il y a aussi présence d'oscillations et le temps de stabilisation à 2% est d'à peu prés 20ms. L'erreur statique est de 0.2V, soit un pourcentage de 4%.





Cette figure montre la réponse de la tension Vc à une variation de la tension de consigne de 5V à 7.5V. En appliquant la variation, la tension de sortie poursuit la consigne avec un temps de montée qui ne peut être déterminé puisque la variation de consigne ne se fait pas instantanément à cause du temps de réponse des sources utilisées. Il n'y a pas de dépassement et moins d'oscillations que pour les perturbations de charge. Le temps de stabilisation à 2% est d'à peu prés 6ms. L'erreur statique est de 0.2V, soit un pourcentage de 4% ce qui est très acceptable. Le taux d'ondulation est de 1.3%.



Figure 7.8 : Réponse du convertisseur à une variation de la tension de consigne de 7.5V à 5V 1 : tension de sotie du convertisseur 2 : tension de consigne

Cette figure montre la réponse de la tension Vc à une variation de la tension de consigne de 7.5V à 5V. En appliquant la variation, la tension de sortie poursuit la consigne avec un temps de montée à 90% de 4ms. Il n'y a pas de dépassement. Il y a présence de moins d'oscillations que pour les perturbations de charge et le temps de stabilisation à 2% est d'à peu prés 20ms. L'erreur statique est de 0.2V, soit un pourcentage de 4%.



Figure 7.9 : Réponse du convertisseur à une variation de la charge de 10Ω à 120Ω
(passage du mode de conduction continue au mode de conduction discontinue)
1 : tension de sotie du convertisseur
2 : courant de l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 10Ω à 120Ω avec une tension de référence de 5V. Ceci correspond au passage du mode de conduction continue au mode de conduction discontinu. En appliquant la perturbation, la tension de sortie accomplit un dépassement est 0.8V soit un pourcentage de 16% et le temps de stabilisation à 2% est d'à peu prés 6ms.

7.4. Implantation de la configuration de l'intégrateur parallèle

Le principe de la solution pratique adoptée pour cette configuration reste le même que la précédante, c'est à dire que les valeurs de la variable de sortie α sont stockées dans une EPROM dont les valeurs ont été précalculés. Cependant, dans cette solution, la tâche d'exécution des fonctions de traitement numérique et logique a été confiée à un microcontrôleur 8 bits PIC17C77 de la compagnie MICROCHIP [18]. Cette solution a permis de réduire considérablement le coût et la taille du circuit pratique. En plus, l'adoption de cette solution était nécessaire puisque l'implantation pratique de l'intégrateur parallèle nécessite dans le meilleur des cas, quand le coefficient de l'intégrateur est égal à 1, l'ajout d'un circuit de verrouillage LATCH et deux additionneurs de plus que dans le premier circuit ce qui est très encombrant. Dans le pire des cas, quand le coefficient de l'intégrateur est inférieur à 1, une division est nécessaire. La réalisation de cette division nécessiterait des opérations de décalage et donc d'autres circuits logiques qui vont encombrer plus le premier circuit. Pour toutes ces raisons, l'utilisation d'un microcontrôleur pour exécuter les opérations arithmétiques et logiques s'est avérée la solution la mieux adaptée à notre situation. Le schéma bloc de cette réalisation est donné par la figure 7.10.



Figure 7.10. Schéma bloc du circuit pratique de la configuration de l'intégrateur parallèle.

7.5. Résultats expérimentaux

Nous n'exposerons pas les réponses à toutes les perturbations injectées au premier convertisseur. Nous nous contenterons de la réponse au démarrage et du passage du mode de conduction continue au mode de conduction discontinue et vice-versa puisqu'ils représentent le pire cas pour les perturbations de charge. Nous remarquerons que la réponse est nettement améliorée comme le laisse prévoir les résultats de simulation. Au démarrage, le dépassement est pratiquement nul alors que le temps de réponse passe de 8 ms pour la configuration série à environ 4 ms. Pour les perturbations de charge, la tension réagit instantanément et reste collée à la tension de référence. L'amélioration est remarquable au niveau du dépassement et des oscillations.



Figure 7.11 : Réponse du convertisseur au démarrage 1 : tension de sotie du convertisseur 2 : courant de l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à un échelon de tension d'entrée Vin avec une tension de référence de 5V. En appliquant l'échelon, la tension de sortie accomplit un temps de montée à 90% de 4 ms. Il n'y a ni dépassement ni oscillations mais le temps de stabilisation à 2% est de l'ordre de 6ms ce qui représente une nette amélioration par rapport à la configuration de l'intégrateur série. L'erreur statique est aux alentours de 0.1V, soit un pourcentage de 2%. Le taux d'ondulation est de 0.6%, soit des oscillations dans une fenêtre de 30mV.



Figure 7.12 : Réponse du convertisseur à une variation de la charge de 9Ω à 44Ω (passage du mode de conduction continue au mode de conduction discontinue) 1 : tension de sotie du convertisseur 2 : courant de l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 9Ω à 44Ω . Ceci correspond au passage du mode de conduction continue au mode de conduction discontinu. En appliquant la perturbation, le dépassement est nul et la tension reste stable à sa tension de référence.



Figure 7.13 : Réponse du convertisseur à une variation de la charge de 44Ω à 9Ω
(passage du mode de conduction discontinue au mode de conduction continue)
1 : tension de sotie du convertisseur
2 : courant de l'inductance

Cette figure montre la réponse de la tension Vc et du courant iL à une perturbation de la résistance de charge variant de 44Ω à 9Ω . Ceci correspond au passage du mode de conduction discontinue au mode de conduction continue. En appliquant la perturbation, le dépassement est nul et la tension reste stable à sa tension de référence.

7.6 Conclusion

Les résultats présentés dans ce chapitre confirment en premier lieu ceux obtenus lors des simulations. Il est évident que même si les résultats de la première configuration sont satisfaisants, ils ne concurrencent pas ceux obtenus usuellement par les régulateurs classiques à part dans le fait que le régulateur agit aussi bien en conduction continue qu'en condition discontinue. En plus, le circuit pratique à base d'EPROMs, de LATCH, de convertisseurs et d'amplificateurs opérationnels est trop encombrant pour présenter un avantage au niveau de la taille du régulateur. Cependant, les résultats de la deuxième configuration sont très performants, la régulation de tension est quasi idéale aussi bien en conduction continue qu'en conduction discontinue. La réduction de la taille du circuit devenue possible grâce à l'intégration de la majorité des fonctions du premier circuit dans un microcontrôleur entraîne une réduction considérable du coût et rend le régulateur plus pratique et plus intéressant pour une éventuelle commercialisation.

CONCLUSION

Dans ce mémoire, une technique de commande des convertisseurs CC/CC basée sur la logique floue a été présentée. Les résultats de simulation et l'expérimentation nous ont confirmé que ce type de contrôleurs, comparé aux régulateurs standards, permet d'avoir des performances meilleures en termes de robustesse, de plage d'amplitude des perturbations et de variation de la tension d'alimentation (les résultats des contrôleurs classiques n'ont pas été présentés pour être comparés aux résultats obtenus puisqu'il est évident qu'un régulateur classique ne peut contrôler les modes continus et discontinus en même temps). Ceci est rendu possible surtout par le fait que les règles d'inférence du contrôleur peuvent être définies séparément pour différentes régions de fonctionnement du convertisseur, ce qui résulte en un fonctionnement effectif en petit signal et en grand signal. Cependant, la conception du régulateur peut s'avérer parfois longue et nécessitant plusieurs ajustements avant d'arriver à un résultat acceptable contrairement aux régulateurs standards dont la méthode de conception est bien déterminée.

Aussi, non seulement on a essayé de montrer la faisabilité de ce type de commande, mais on a proposé deux configurations différentes d'implantation. La première, baptisée configuration de l'intégrateur série, donne des résultats satisfaisants mais pas vraiment excellents surtout en terme d'oscillations et de dépassement. Ceci nous a mené à sonder une autre configuration, cette fois-ci baptisée configuration de l'intégrateur parallèle, qui pallie les carences de la première et donne des résultats intéressants.

Le premier circuit adopté pour la réalisation pratique donne d'assez bons résultats et démontre la faisabilité d'une telle commande. Cependant, il comporte beaucoup de composants de conversion et de calcul et est donc trop encombrant, chose qui n'est pas très pratique pour un contrôleur d'alimentation à découpage. Dans cet état de chose, il est logique d'avoir pensé à l'utilisation d'un microcontrôleur pour remplacer tous les circuits de conversion et de calcul et générer le signal MLI de commande sans toutefois remplacer l'EPROM. En essayant d'implanter la table dans le microcontrôleur nous risquons d'augmenter le temps de calcul ce qui pourra limiter la fréquence de fonctionnement du convertisseur qui reste un avantage principal de notre solution. Cette solution contribue aussi à diminuer considérablement le coût du régulateur puisque le microcontrôleur ne coûte que quelques dollars, ce qui la rend une concurrente sérieuse des régulateurs classiques.

Les résultats obtenus lors de l'expérimentation sont très prometteurs. Ceci nous amène à conclure que le recours à la logique floue, pour les applications industrielles et surtout pour le réglage des convertisseurs, connaîtra sûrement une forte croissance dans les prochaines années.

Annexe I

Matlab Fuzzy Logic Toolbox

	7			
eu deu		buckpi (məmdə	ro xni)	da
i FIS Name: And method	buckpro	-1	FIS Type: Current Variable	mamdani
I FIS Name: And method Or method Implication	buckpro min max min		FIS Type: Current Variable Name Type	mamdani e eu input

MATLAB-FUZZY-LOGIC-TOOLBOX: Éditeur de systèmes à logique floue



MATLAB-FUZZY-LOGIC-TOOLBOX: Éditeur de fonctions d'appartenance

Rule Editor: buckpro	
File Edit View Options	
1. If (eu is NG) and (deu is NG) and (i is norm) then (da is NG) (1) 2. If (eu is NG) and (deu is NP) and (i is norm) then (da is NG) (1) 3. If (eu is NG) and (deu is ZE) and (i is norm) then (da is NG) (1) 4. If (eu is NG) and (deu is PP) and (i is norm) then (da is NG) (1) 5. If (eu is NG) and (deu is PG) and (i is norm) then (da is NM) (1) 6. If (eu is PG) and (deu is NG) and (i is norm) then (da is PM) (1) 7. If (eu is PG) and (deu is NP) and (i is norm) then (da is PG) (1) 8. If (eu is PG) and (deu is ZE) and (i is norm) then (da is PG) (1) 9. If (eu is PG) and (deu is PP) and (i is norm) then (da is PG) (1) 10. If (eu is PG) and (deu is PP) and (i is norm) then (da is PG) (1) 11. If (eu is NP) and (deu is NG) and (i is norm) then (da is PG) (1) 12. If (eu is NP) and (deu is NG) and (i is norm) then (da is NG) (1) 13. If (eu is NP) and (deu is NG) and (i is norm) then (da is NG) (1) 14. If (eu is NP) and (deu is PP) and (i is norm) then (da is NM) (1) 13. If (eu is NP) and (deu is PP) and (i is norm) then (da is NP) (1) 14. If (eu is NP) and (deu is PP) and (i is norm) then (da is NP) (1) 15. If (eu is NP) and (deu is PP) and (i is norm) then (da is PP) (1) 16. If (eu is NP) and (deu is PG) and (i is norm) then (da is ZE) (1) 17. If (eu is NP) and (deu is PG) and (i is norm) then (da is ZE) (1) 18. If (eu is PP) and (deu is NG) and (i is norm) then (da is PP) (1) 19. If (eu is PP) and (deu is NG) and (i is norm) then (da is PP) (1) 10. If (eu is PP) and (deu is NG) and (i is norm) then (da is PP) (1) 18. If (eu is PP) and (deu is NP) and (i is norm) then (da is PP) (1) 19. If (eu is PP) and (deu is NP) and (i is norm) then (da is PP) (1) 10. If (eu is PP) and (deu is NP) and (i is norm) then (da is PP) (1) 10. If (eu is PP) and (deu is NP) and (i is norm) then (da is PP) (1) 10. If (eu is PP) and (deu is NP) and (i is norm)	
19. If (eu is PP) and (deu is PP) and (i is norm) then (da is PM) (1)	
Rule Format verbose - Clos	e
FIS Namé: buckpro	

MATLAB-FUZZY-LOGIC-TOOLBOX: Éditeur des règles d'inférence.



MATLAB-FUZZY-LOGIC-TOOLBOX: Visualisation des règles d'inférence



MATLAB-FUZZY-LOGIC-TOOLBOX: Visualisation de la surface de gain caractéristique

BIBLIOGRAPHIE

[1] R. D. Middlebrook and S. Cuk, "A general unified approach to modeling switching converter power stages," IEEE Power Electronics Specialists Conf. Rec., 1976, pp. 18-31.

- [2] L. A. Zadeh, "Fuzzy sets," Inform.Contr., vol. 8, pp. 338-352, 1965
- [3] L.A. Zadeh, "Outline of a new approach of the analysis of complex system and decision processes," IEEE Trans. Syst., Man, Cybern., vol. SMC-3, no. 1, pp. 28-44, 1963.
- [4] N. Mohan, T. M. Undeland, and W.P. Robbins, "Power electronics : converters Applications and design," New York : Wiley, 1989.
- [5] J.-S. R. Jang and N. Gulley, "Fuzzy logic toolbox for use with MATLAB," The Mathworks Inc. May 1996.
- [6] A. Barazzouk, A. Chériti, V. Rajagopalan and G.olivier, "SIMULINK Based Simulation of Power Electronic Systems," 4th Workshop on Computers in Power Electronics (IEEE-PELS), Université du Québec à Trois- Rivières, Québec, CANADA, August 1994, pp. 105-108.
- [7] A. Cheriti, "Conception des convertisseurs autonomes," Notes de cours, Université du Québec à Trois Rivières, 1997.
- [8] J.P. Ferrieux, & F. Forest, "Alimentations à découpage, convertisseurs a résonance : principes, composants, modélisation", Paris : Masson, 1994.
- [9] P. Mattavelli, L. Rossetto, G. Spiazzi et P. Tenti, «General purpose fuzzy controller for dc-dc converters,» IEEE Transactions on Power Electronics, vol. 12, no 1, Jan 1997.

- [10] W. C. So, C. K. Tse et Y. S. Lee, "A Fuzzy controller for dc-dc converters," 1994 PESC Conf. Proc., pp. 315 -320.
- [11] T. Gupta, R. R. Boudreaux, R. M. Nelms, and J. Y. Hung, "Implementation of a fuzzy controller for dc-dc converters using an inexpensive 8-b microcontroller," IEEE Transactions on industrial electronics, vol. 44, no. 5, october 1997, pp. 661-669.
- [12] W. C. So, C. K. Tse et Y. S. Lee, "An experimental fuzzy controller for dc-dc converters," 1995 PESC Conf. Proc., pp. 1339 -1345.
- [13] S. Bolognani and M. Zigliotto, "Fuzzy control of a switched reluctance motor drive," in Conf. Rec. 1993 IEEE-IAS 28th Annu. Meet., Part III, Oct 1993, pp. 2094-2054
- [14] F. Ueno, T. Inoue, I. Oota and M. Sasaki, "Regulation of cuk converters using fuzzy controllers," in INTELEC'91, Nov 1991, pp. 261-267.
- [15] Hansruedi Bühler, "Réglage par logique floue," Collection électricité, Presses polytechniques et universitaires romandes. 1994.
- [16] K. J. King and E. H. Mamdani, "The application of fuzzy control systems to industrial processes," Automatica, vol. 13, pp. 235-242, 1966.
- [17] Ross, Timothy J, "Fuzzy logic with engineering applications," New York : McGraw-Hill, 1995.
- [18] Microchip technology, "PIC16C7X DATA SHEET, 8-bits CMOS Microcontrollers with A/D Converter," Microchip technology, North America Co., 1997.